

日 本 国 特 許 庁

JAPAN PATENT OFFICE

06.05.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2003年 2月27日

出 願 番 号

Application Number:

特願2003-051926

[ST.10/C]:

[JP2003-051926]

出 願 人

Applicant(s):

松下電工株式会社

REC'D 27 JUN 2003

WIPO

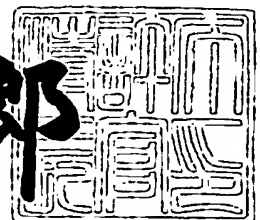
PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 6月 6日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3044077

【書類名】 特許願

【整理番号】 03P00509

【提出日】 平成15年 2月27日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/335

【発明の名称】 強度変調光を用いた空間情報の検出装置

【請求項の数】 19

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

 【氏名】 橋本 裕介

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

 【氏名】 高田 裕司

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

 【氏名】 栗原 史和

【特許出願人】

 【識別番号】 000005832

 【氏名又は名称】 松下電工株式会社

【代理人】

 【識別番号】 100087767

 【弁理士】

 【氏名又は名称】 西川 恵清

 【電話番号】 06-6345-7777

【選任した代理人】

 【識別番号】 100085604

 【弁理士】

 【氏名又は名称】 森 厚夫

【先の出願に基づく優先権主張】

【出願番号】 特願2002-105746

【出願日】 平成14年 4月 8日

【手数料の表示】

【予納台帳番号】 053420

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004844

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 強度変調光を用いた空間情報の検出装置

【特許請求の範囲】

【請求項 1】 所定の発光周波数で強度変調された光が照射されている空間からの光を受光し受光強度に対応する電気出力を生成する光電変換部と、光電変換部で生成された電気出力に発光周波数とは異なる規定の局発周波数の局発信号を出力する局部発振回路と、前記電気出力に局発信号を混合することにより光電変換部から出力される電気出力を発光周波数よりも低周波数であるビート信号に周波数変換する感度制御部と、ビート信号を規定のタイミングで積分する積分器と、積分器の出力により前記空間に関する情報を評価する評価部とを備えることを特徴とする強度変調光を用いた空間情報の検出装置。

【請求項 2】 前記積分器は前記ビート信号において位相の間隔が既知である複数区間の積分値をそれぞれ求め、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の積分値から求めることを特徴とする請求項 1 記載の強度変調光を用いた空間情報の検出装置。

【請求項 3】 前記感度制御部は前記光電変換部と前記積分器との間に挿入された半導体スイッチにより構成されて成ることを特徴とする請求項 1 または請求項 2 記載の強度変調光を用いた空間情報の検出装置。

【請求項 4】 前記光電変換部は前記電気出力として受光強度に対応する量の電荷を生成し、前記積分器は、光電変換部で生成された電荷の少なくとも一部を信号電荷として蓄積する電荷蓄積部と、電荷蓄積部に蓄積された信号電荷を発光周波数と局発周波数との周波数差のビート信号に同期させて取り出す電荷取出部とからなり、前記感度制御部は、光電変換部で生成された電荷のうち電荷蓄積部に移動する割合を前記局発周波数で変調する機能を有することを特徴とする請求項 1 記載の強度変調光を用いた空間情報の検出装置。

【請求項 5】 前記電荷蓄積部は前記ビート信号において位相の間隔が既知である複数区間で前記信号電荷をそれぞれ蓄積し、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の信号電荷から求めることを特徴とする請求項 4 記載の強度変調光を用いた空間情

報の検出装置。

【請求項 6】 前記感度制御部は、前記光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部からなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 7】 前記感度制御部は、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部からなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 8】 前記感度制御部は、光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部と、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部とからなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 9】 前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成する CCD であり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出す CCD であって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフローレインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに 1 枚の半導体基板に備えた CCD イメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 10】 前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成する CCD であり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出す CCD であって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフローレ

インからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項4記載の強度変調光を用いた空間情報の検出装置。

【請求項11】 前記光電変換部のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜を設けたことを特徴とする請求項10記載の強度変調光を用いた空間情報の検出装置。

【請求項12】 前記感度制御部は前記ゲート電極からなり、前記ゲート電極に印加する電圧が前記局発周波数で変調されることを特徴とする請求項9または請求項10記載の強度変調光を用いた空間情報の検出装置。

【請求項13】 前記感度制御部は前記電荷廃棄部からなり、前記電荷廃棄部に与える外部信号が前記局発周波数で変調されることを特徴とする請求項9または請求項10記載の強度変調光を用いた空間情報の検出装置。

【請求項14】 前記感度制御部は前記ゲート電極および前記電荷廃棄部からなり、前記ゲート電極に印加する電圧と前記電荷廃棄部に与える外部信号とがそれぞれ前記局発周波数で変調されることを特徴とする請求項9または請求項10記載の強度変調光を用いた空間情報の検出装置。

【請求項15】 前記光電変換部のうち1つの画素を構成する複数の光電変換部を組にし、組になる複数の光電変換部にそれぞれ対応する前記感度制御部は同じ局発周波数かつ互いに異なる位相の局発信号で変調され、前記電荷取出部は組になる複数の光電変換部に対応して得られたビート信号の異なる位相对应する信号電荷を一度に取り出すことを特徴とする請求項4記載の強度変調光を用いた空間情報の検出装置。

【請求項16】 前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記ビート信号の異なる位相对应する複数の信号電荷から求めることを特徴とする請求項15記載の強度変調光を用いた空間情報の検出装置。

【請求項17】 前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域

を各光電変換部ごとに設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフローレインからなる複数の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項15記載の強度変調光を用いた空間情報の検出装置。

【請求項18】 前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフローレインからなる複数の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項15記載の強度変調光を用いた空間情報の検出装置。

【請求項19】 前記評価部は前記位相差を距離に換算する機能を有することを特徴とする請求項2または請求項5または請求項16記載の強度変調光を用いた空間情報の検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、強度変調された光が照射されている空間からの光を受光することによって空間に関する各種情報を検出する強度変調光を用いた空間情報の検出装置

【0002】

【従来の技術】

従来から、強度変調した光を発光源から空間に照射するとともに、この空間に存在する物体により反射された反射光を光電変換部で受光し、発光源から放射した光と光電変換部で受光した光との関係に基づいて空間に関する各種情報を検出する技術が知られている。空間に関する情報とは、空間に存在する物体までの距離や空間に存在する物体の反射による受光量の変化などを意味する。物体までの距離を求める技術としては、発光源から空間に照射した強度変調された光と光電変換部で受光した光との位相差を求める技術が知られており、このような位相差を求める技術は光子の飛行時間を求めることになるからタイムオブフライト法もしくは飛行時間法と呼ばれている。

【 0 0 0 3 】

ところで、タイムオブフライト法では、発光源から放射した光と光電変換部で受光した光との位相差を求めるから、発光源から放射される光を所定の発光周波数で強度変調しておき、光電変換部では発光周波数の逆数である変調周期よりも短い時間内で受光強度を複数回検出することが考えられている。すなわち、発光源から放射される光の強度をたとえば正弦波で変調し、変調時の特定の位相に対する光電変換部での受光強度を検出するのであって、変調周期内で受光強度を4回求め、4個の受光強度を用いて位相差を求めている。

【 0 0 0 4 】

いま、発光側において図31の曲線イのように光が強度変調され、光電変換部での受光強度が図31の曲線ロのように変化したとする。ここで、曲線イの位相が0度、90度、180度、270度である4点において受光強度を検出したときの各受光強度をそれぞれ A_0 、 A_1 、 A_2 、 A_3 とする。ただし、各位相における受光強度 A_0 、 A_1 、 A_2 、 A_3 は、現状の技術では各位相における瞬間の時刻の入射光だけに対応する受光強度ではなく、たとえば図に時間幅 T_w で示すような時間内の入射光に対応する受光強度になる。ここで、変調周期内では位相差 ϕ が変化せず、かつ発光から受光までの光の減衰率（図では減衰については無視している）にも変化がないものとするれば、受光強度 A_0 、 A_1 、 A_2 、 A_3 を90度毎に求めていることから、各受光強度 A_0 、 A_1 、 A_2 、 A_3 と位相差 ϕ との関係は、次式で表すことができる。

$$\phi = \arctan \{ (A_3 - A_1) / (A_0 - A_2) \}$$

(たとえば、特許文献1参照)。

【0005】

【特許文献1】

特表平10-508736号公報(第7-9頁、図1、図4)

【0006】

【発明が解決しようとする課題】

上述のように変調周期内の4点で受光強度 A_0 、 A_1 、 A_2 、 A_3 を求めることによって位相差 ϕ を求める技術は物体までの距離を求める技術として適用可能である。このときの検知可能な最大距離は強度変調を行う正弦波の半波長程度になる。つまり、光の伝播速度を c [m/s] とし、変調周期を T [s]、検知可能な最大距離を L [m] とすれば、 $L = c \cdot (T/2)$ であって、検知可能な最大距離 L に対して変調周期 T は、 $T = 2L/c$ と表すことができる。光の伝播速度は一般に 3.0×10^8 [m/s] であるから、たとえば検知可能な最大距離を3 [m] に設定するには、変調周期を 20×10^{-9} [s] = 20 [ns] にしなければならない。

【0007】

上述のように変調周期内の4点で受光強度 A_0 、 A_1 、 A_2 、 A_3 を求めるには、変調周期の1/4周期ごとに受光強度 A_0 、 A_1 、 A_2 、 A_3 を検出しなければならないから、光電変換部の出力から各点の受光強度 A_0 、 A_1 、 A_2 、 A_3 を切り出して取り込むには、数 [ns] 程度の周期ごとに1 [ns] 程度の時間幅 T_w で受光強度 A_0 、 A_1 、 A_2 、 A_3 を切り出すためのスイッチングが必要になる。つまり、スイッチングを行うための素子には応答の高速性が要求される。

【0008】

さらに、上述した構成では発光源から放射した光の変調周期内で受光強度 A_1 、 A_1 、 A_2 、 A_3 を求めているから、発光源を駆動する信号波形の歪、空間への外光量の時間変化に伴う歪などによって、光電変換部で受光した光の波形に歪みが生じていると、受光強度 A_1 、 A_1 、 A_2 、 A_3 から位相差 ϕ を正確に求め

ることができなくなり測定精度の低下をまねくことになる。

【 0 0 0 9 】

本発明は上記事由に鑑みて為されたものであり、その目的は、空間に強度変調した光を照射し受光側で評価することにより空間に関する情報を検出するに際して、受光側における素子の応答に高速性を要求することなく空間に関する情報を高精度で求めることができるようにした強度変調光を用いた空間情報の検出装置を提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】

請求項 1 の発明は、所定の発光周波数で強度変調された光が照射されている空間からの光を受光し受光強度に対応する電気出力を生成する光電変換部と、光電変換部で生成された電気出力に発光周波数とは異なる規定の局発周波数の局発信号を出力する局部発振回路と、前記電気出力に混合することにより光電変換部から出力される電気出力を発光周波数よりも低周波数であるビート信号に周波数変換する感度制御部と、ビート信号を規定のタイミングで積分する積分器と、積分器の出力により前記空間に関する情報を評価する評価部とを備えることを特徴とする。

【 0 0 1 1 】

請求項 2 の発明では、請求項 1 の発明において、前記積分器は前記ビート信号において位相の間隔が既知である複数区間の積分値をそれぞれ求め、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の積分値から求めることを特徴とする。

【 0 0 1 2 】

請求項 3 の発明では、請求項 1 または請求項 2 の発明において、前記感度制御部は前記光電変換部と前記積分器との間に挿入された半導体スイッチにより構成されて成ることを特徴とする。

【 0 0 1 3 】

請求項 4 の発明では、請求項 1 の発明において、前記光電変換部は前記電気出力として受光強度に対応する量の電荷を生成し、前記積分器は、光電変換部で生

成された電荷の少なくとも一部を信号電荷として蓄積する電荷蓄積部と、電荷蓄積部に蓄積された信号電荷を発光周波数と局発周波数との周波数差のビート信号に同期させて取り出す電荷取出部とからなり、前記感度制御部は、光電変換部で生成された電荷のうち電荷蓄積部に移動する割合を前記局発周波数で変調する機能を有することを特徴とする。

【 0 0 1 4 】

請求項 5 の発明では、請求項 4 の発明において、前記電荷蓄積部は前記ビート信号において位相の間隔が既知である複数区間で前記信号電荷をそれぞれ蓄積し、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の信号電荷から求めることを特徴とする。

【 0 0 1 5 】

請求項 6 の発明では、請求項 4 の発明において、前記感度制御部は、前記光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部からなることを特徴とする。

【 0 0 1 6 】

請求項 7 の発明では、請求項 4 の発明において、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部からなることを特徴とする。

【 0 0 1 7 】

請求項 8 の発明では、請求項 4 の発明において、前記感度制御部は、光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部と、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部とからなることを特徴とする。

【 0 0 1 8 】

請求項 9 の発明では、請求項 4 の発明において、前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成する CCD であり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出す CCD であっ

て、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフロードレインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに 1 枚の半導体基板に備えた CCD イメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

【 0 0 1 9 】

請求項 1 0 の発明では、請求項 4 の発明において、前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成する CCD であり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出す CCD であって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフロードレインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに 1 枚の半導体基板に備える CCD イメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

【 0 0 2 0 】

請求項 1 1 の発明では、請求項 1 0 の発明において、前記光電変換部のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜を設けたことを特徴とする。

【 0 0 2 1 】

請求項 1 2 の発明では、請求項 9 または請求項 1 0 の発明において、前記感度制御部は前記ゲート電極からなり、前記ゲート電極に印加する電圧が前記局発周波数で変調されることを特徴とする。

【 0 0 2 2 】

請求項 1 3 の発明では、請求項 9 または請求項 1 0 の発明において、前記感度制御部は前記電荷廃棄部からなり、前記電荷廃棄部に与える外部信号が前記局発周波数で変調されることを特徴とする。

【 0 0 2 3 】

請求項 1 4 の発明では、請求項 9 または請求項 1 0 の発明において、前記感度制御部は前記ゲート電極および前記電荷廃棄部からなり、前記ゲート電極に印加する電圧と前記電荷廃棄部に与える外部信号とがそれぞれ前記局発周波数で変調されることを特徴とする。

【 0 0 2 4 】

請求項 1 5 の発明では、請求項 4 の発明において、前記光電変換部のうち 1 つの画素を構成する複数の光電変換部を組にし、組になる複数の光電変換部にそれぞれ対応する前記感度制御部は同じ局発周波数かつ互いに異なる位相の局発信号で変調され、前記電荷取出部は組になる複数の光電変換部に対応して得られたビート信号の異なる位相に対応する信号電荷を一度に取り出すことを特徴とする。

【 0 0 2 5 】

請求項 1 6 の発明では、請求項 1 5 の発明において、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記ビート信号の異なる位相に対応する複数の信号電荷から求めることを特徴とする。

【 0 0 2 6 】

請求項 1 7 の発明では、請求項 1 5 の発明において、前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成する CCD であり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出す CCD であって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフローレインからなる複数の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに 1 枚の半導体基板に備えた CCD イメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

【 0 0 2 7 】

請求項 1 8 の発明では、請求項 1 5 の発明において、前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信

号電荷として蓄積する領域を各光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフローレインからなる複数個の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

【0028】

請求項19の発明では、請求項2または請求項5または請求項16の発明において、前記評価部は前記位相差を距離に換算する機能を有することを特徴とする。

【0029】

【発明の実施の形態】

以下の各実施形態では、強度変調された発光源からの光と光電変換部において受光した光との位相差を用いて距離を計測する測距装置に本発明の技術を用いる例を説明するが、距離の測定に限らず、強度変調された光の元の位相と光電変換部で受光した光の位相差を求めることが必要である装置であれば本発明の技術思想を適用可能である。

【0030】

(第1実施形態)

本実施形態は、図1に示すように、空間に光を放射する発光源1を備え、発光源1から放射される光は発光制御部2によって所定の発光周波数で強度変調される。発光源1としては、たとえば多数個の発光ダイオードを一平面上に配列したものや半導体レーザと発散レンズとを組み合わせたものなどを用いる。発光制御部2では、たとえば20MHzの正弦波で発光源1から放射する光を強度変調する。

【0031】

一方、前記空間からの光を受光レンズ4を通して受光する複数個の光電変換部

3 が設けられる。各光電変換部 3 は受光強度に対応する電気出力を生成する（つまり、受光強度に対応する信号レベルの受光信号をそれぞれ出力する）ものであり、たとえば 100×100 個がマトリクス状に配列されることによってイメージセンサ 5 を構成する。イメージセンサ 5 の受光面である 2 次元平面には発光源 1 から光を放射した 3 次元空間が受光レンズ 4 を通してマッピングされる。つまり、イメージセンサ 5 が受光レンズ 4 を通して見る視界内に存在する物体 O b は光電変換部 3 に対応付けられる。したがって、物体 O b に対応した光電変換部 3 に入射する光の受光強度は、発光源 1 からの光によって強度変調されており、発光源 1 から放射された光と光電変換部 3 で受光した光との位相差を検出すれば、光電変換部 3 に対応している物体 O b の各部位までの距離を求めることができる。

【 0 0 3 2 】

各光電変換部 3 から出力される受光信号は感度制御部としての周波数変換部 6 に入力され、周波数変換部 6 では出力信号の周波数が発光周波数よりも低周波数になるように周波数変換を行う。つまり、周波数変換部 6 は、光電変換部 3 からの受光信号と後述するクロック生成部 8 から出力される局発信号とを混合することによって、図 2 に示すように、発光周波数と局発信号の周波数との周波数差に相当する包絡線成分を持つビート信号を出力する。このように、クロック生成部 8 が局部発振回路として機能する。

【 0 0 3 3 】

物体 O b までの距離が時間経過とともに変化しなければ、ビート信号の位相は、発光源 1 から放射された光の位相と、局部発振回路から出力される局発信号の位相と、光電変換部 3 から出力される受光信号の位相との関係によって決定される。すなわち、発光周波数に相当する角周波数を ω_1 とし、発光源 1 から放射された光の位相と受光信号の位相との位相差を ϕ とすれば、受光信号の信号強度 Y_1 は次式で表される。ただし、 a_1 、 b_1 は定数であって、 a_1 は受光信号の振幅に相当し、 b_1 は暗電流や外光（時間変化は無視する）に相当する。

$$Y_1 = b_1 + a_1 \cdot \cos(\omega_1 \cdot t + \phi)$$

また、局発信号の角周波数を ω_2 とすれば、局発信号の信号強度 Y_2 は次式で表

される。ただし、 a^2 、 b^2 は定数であって、 a^2 は局発信号の振幅に相当し、 b^2 は直流バイアスに相当する。

$$Y^2 = b^2 + a^2 \cdot \cos(\omega^2 \cdot t)$$

ここで、受光信号と局発信号とを混合した信号は $(Y^1 \cdot Y^2)$ になるから、発光周波数と局発信号の周波数との周波数差に相当する包絡線成分を持つビート信号が得られ、かつ包絡線成分の位相には位相差 ϕ がそのまま反映されることになる。言い換えると、受光信号における位相差 ϕ に相当する時間に対してビート信号における位相差 ϕ に相当する時間は、(ビート信号の周期) / (変調周期) 倍になる。したがって、発光周波数と局発信号の周波数との周波数差を比較的小さくすれば、従来構成に比較して位相差 ϕ に相当する時間を大幅に引き延ばすことができる。たとえば、発光周波数が20MHzであるとすれば1周期は50nsになるから位相差 ϕ を検出するには、受光信号の強度を50nsよりも短い時間(従来構成であれば50nsの4分の1以下の時間)でサンプリングする必要があるが、上述した構成を採用すればビート信号の1周期を、図2に示すように、たとえば3000ns程度に引き延ばすことができ、ビート信号から位相差 ϕ を求めることによって検出精度の向上が期待できる。

【0034】

ビート信号から位相差 ϕ を求めるには、従来技術において用いていた発光源1からの光の変調周期内の受光強度に代えて、図2に示すように、ビート信号の1周期内での受光強度を用いればよい。つまり、位相の間隔が既知である複数回のタイミングでビート信号について一定の積分期間 T_i ごとの積分値を求め、ビート信号の1周期内で求めた複数個の積分値を用いて位相差 ϕ を求める。図示例では、ビート信号の1周期内において90°ずつの位相の間隔のタイミング(たとえば、0°、90°、180°、270°のタイミング)で積分値 A_0 、 A_1 、 A_2 、 A_3 を求めている。求めた積分値 A_0 、 A_1 、 A_2 、 A_3 を従来技術と同様に次式に代入すれば位相差 ϕ が得られる。

$$\phi = \arctan \{ (A_3 - A_1) / (A_0 - A_2) \}$$

上述のようにビート信号の1周期内の複数個の積分値を用いて位相差 ϕ を求めるから、発光周波数および局発周波数を実質的に周波数誤差が生じないように管

理すれば、発光源 1 から放射した光と同期させることなく局発信号を生成しても位相差 ϕ を求めることができる。つまり、図 1 に示すように、周波数変換部 6 から出力されたビート信号は積分器 7 に入力され、積分器 7 での積分のタイミングおよび積分期間 T_i を決めるためにクロック生成部 8 から出力されるクロック信号に同期してビート信号の $1/4$ 周期毎に積分され、ビート信号の $1/4$ 周期毎の積分信号が距離演算部 9 に入力される。距離演算部 9 は積分器 7 からビート信号の $1/4$ 周期毎に入力される積分値から位相差 ϕ を求める評価部を含み、評価部は求めた位相差 ϕ を物体 O b までの距離に換算する。

【 0 0 3 5 】

上述した例では積分のタイミングをビート信号の $1/4$ 周期毎でビート信号の 1 周期において 4 回に設定しているが、ビート信号において積分値を求める回数は適宜に設定することが可能であり、また積分のタイミングについても位相の間隔が既知であれば等間隔である必要はなく、1 周期内である必要もない。

【 0 0 3 6 】

上述したように、位相差 ϕ を求めるにあたって、発光周波数に比較すると十分に低周波数にすることができるビート信号を用い、しかもビート信号の積分値を用いるから、暗電流や外光などによるノイズ成分に対して S/N 比を十分に大きくとることができる上に、受光信号から位相差 ϕ を直接求める場合に比較すると時間の計時精度が同じであるとしても相対的に位相差 ϕ の検出精度が向上する。なお、上述の例では発光源 1 から放射される光の強度変調を正弦波で行っているが、三角波あるいは鋸歯状波などの他の波形で強度変調を行ってもよい。また発光源 1 から放射する光は可視光線に限らず赤外線などを用いることも可能である。なお、太陽光や照明光のような外乱光の影響があるときには、発光源 1 から放射される光の波長のみを透過させる光学フィルタを光電変換部 3 の前に配置するのが望ましい。このことは以下の他の実施形態でも同様である。

【 0 0 3 7 】

(第 2 実施形態)

第 1 実施形態では、光電変換部 3 と周波数変換部 6 と積分器 7 とを独立した形で記載したが、イメージセンサ 5 として以下の構成を備えるものを用いることに

よって、光電変換部 3 と周波数変換部 6 と積分器 7 とをイメージセンサ 5 に一体化することができる。すなわち、イメージセンサ 5 の各画素を、基本的には図 3 に示すように、受光強度に応じた量の電荷を電気出力として生成する（つまり、受光信号として生成する）フォトダイオードのような光電変換部 3 と、光電変換部 3 で生成された電荷を蓄積する電荷蓄積部としての記憶セル 7 a と、光電変換部 3 と記憶セル 7 a との間に設けられ受光信号に相当する電荷の通過量を調節する蓄積用ゲート部 6 a とにより構成し、さらにイメージセンサ 5 には各記憶セル 7 a に蓄積された電荷を外部に取り出す電荷取出部としての転送回路 10 を設ける。

【0038】

蓄積用ゲート部 6 a は第 1 実施形態において説明したクロック生成部 8 から出力される局発信号によりスイッチングされ、蓄積用ゲート部 6 a が局発信号でスイッチングされることにより受光信号と局発信号とのビート信号に相当する量の電荷が記憶セル 7 a に蓄積される。つまり、イメージセンサ 5 の外部に設けたクロック生成部 8 から発生する局発信号で蓄積用ゲート部 6 a をスイッチングすることにより、ビート信号に相当する信号電荷が記憶セル 7 a に蓄積される。要するに、蓄積用ゲート部 6 a とクロック生成部 8 とにより周波数変換部 6 が構成される。あるいはまた、光電変換部 3 と電荷蓄積部としての記憶セル 7 a の間に設けられた蓄積用ゲート部 6 a を局発信号で制御することにより、光電変換部 3 から記憶セル 7 a への電荷の通過量を調節する構成であるから、蓄積用ゲート部 6 a は、光電変換部 3 で生成した電荷に対して電荷蓄積部に信号電荷として移動させる電荷の割合を決める感度制御部として機能していると言える。

【0039】

上述のようにして記憶セル 7 a は、蓄積用ゲート部 6 a がオンである期間に光電変換部 3 で生成された電荷を信号電荷として蓄積するから、第 1 実施形態の積分器 7 として機能する。ここに、上述したように積分器 7 の出力はビート信号の 1 周期内で複数回読み出すことが必要であるから、転送回路 10 では各記憶セル 7 a にそれぞれ格納されている積分値をビート信号の周期に基づいて設定した適宜の時間毎に読み出す。転送回路 10 により記憶セル 7 a から読み出された積分

値は距離演算部 9 に転送される。距離演算部 9 では、第 1 実施形態において説明した演算を行うことにより、発光源 1 から放射された光と光電変換部 3 で受光した光との位相差 ϕ を求め、この位相差 ϕ により物体 O b までの距離を求めて距離画像を出力する。

【0040】

ところで、光電変換部 3 は入射光の受光強度に応じた量の電荷を生成する機能が必要であるから、光電変換部 3 としてはフォトダイオードまたは光電変換機能を有する MOS キャパシタを用いる。一方、記憶セル 7 a には MOS キャパシタを用い、外光が入射しないように遮光する。記憶セル 7 a となる MOS キャパシタは、電荷を個別に取り出す構成と CCD とする構成とのどちらでも採用することが可能である。記憶セル 7 a として CCD を用いる場合には、蓄積用ゲート部 6 a として光電変換部 3 から記憶セル 7 a に電荷を転送するためのシフトゲートを用いる。また、蓄積用ゲート部 6 a としてバイポーラトランジスタあるいは MOS FET のような一般的な半導体スイッチを用いることもできる。蓄積用ゲート部 6 a としてシフトゲートあるいは半導体スイッチを用いるときには、蓄積用ゲート部 6 a は外光が入射しないように遮光される。蓄積用ゲート部 6 a には光電変換部 3 と一体である MOS 型素子（MOS キャパシタのバイアスを制御するもの、あるいは MOS トランジスタなど）を用いてもよい。この場合には蓄積用ゲート部 6 a は遮光されずに外光が入射することになる。なお、イメージセンサ 5 は 1 次元と 2 次元とのいずれの構成を採用してもよい。

【0041】

転送回路 10 は記憶セル 7 a の構成に応じて適宜に構成される。たとえば、複数の記憶セル 7 a が CCD を構成する場合には、CCD を読出パルスで駆動することにより各記憶セル 7 a の電荷を出力端に順に読み出すようにすればよい。また、各記憶セル 7 a の電荷を個別に取り出す場合には、MOS イメージセンサと同様に個々の記憶セル 7 a と出力端との間に記憶セル選択用の半導体スイッチである MOS トランジスタを挿入し、各 MOS トランジスタを順にオンオフさせることによって各記憶セル 7 a の電荷を出力端に順に読み出すようにすればよい。

【 0 0 4 2 】

各記憶セル 7 a の電荷を個別に取り出す場合の具体例を図 4 に示す。図示例では複数個の光電変換部 3 が水平方向（図の横方向）と垂直方向（図の縦方向）とにそれぞれ複数個ずつ配列された 2 次元マトリクス状の配列になっており、各光電変換部 3 に対応する記憶セル 7 a にはそれぞれ MOS トランジスタからなる垂直制御用の半導体スイッチ S_v のドレインが接続される。水平方向に一行に並ぶ光電変換部 3 に対応する半導体スイッチ S_v のゲートは水平信号線 L_v に共通に接続され、各一行ごとに共通接続された半導体スイッチ S_v のゲートは垂直制御用のシフトレジスタ SR_v に接続される。シフトレジスタ SR_v は各一行を順に選択するように半導体スイッチ S_v を一行ずつ択一的にオンにする。一方、垂直方向に一行に並ぶ光電変換部 3 に対応する半導体スイッチ S_v のソースは垂直信号線 L_h に共通に接続され、各一行ごとに共通接続された半導体スイッチ S_v のソースにはそれぞれ MOS トランジスタからなる水平制御用の半導体スイッチ S_h のドレインが接続される。各半導体スイッチ S_h のゲートは水平制御用のシフトレジスタ SR_h に接続され、シフトレジスタ SR_h は各半導体スイッチ S_h を順に択一的にオンにする。各半導体スイッチ S_h のソースは出力線 L_o に共通接続される。

【 0 0 4 3 】

したがって、シフトレジスタ SR_v によって水平方向に並ぶ一行の半導体スイッチ S_v を選択した状態で、シフトレジスタ SR_h によって水平方向に並ぶ半導体スイッチ S_h を順にオンにすれば、水平方向に並ぶ一行の光電変換部 3 に対応した記憶セル 7 a の電荷を信号線に読み出すことができる。次に、シフトレジスタ SR_v によって次列で水平方向に並ぶ一行の半導体スイッチ S_v を選択した状態で、シフトレジスタ SR_h によって水平方向に並ぶ半導体スイッチ S_h を順にオンにすれば、次列の光電変換部 3 に対応した記憶セル 7 a の電荷を信号線に読み出すことができる。このような動作を繰り返すことによって、各記憶セル 7 a に蓄積された信号電荷を順に読み出すことができる。上述の動作から明らかなようにシフトレジスタ SR_h 、 SR_v は、各記憶セル 7 a が択一的に出力端に接続されるように半導体スイッチ S_h 、 S_v のオンオフを制御する制御手段として機

能する。他の構成および動作は第 1 実施形態と同様である。

【 0 0 4 4 】

(第 3 実施形態)

以下に説明する実施形態では、オーバーフロードレインを備える CCD イメージセンサをイメージセンサ 5 として用いる例を説明する。

【 0 0 4 5 】

本実施形態では、縦型オーバーフロードレインを備えるインターライン転送型 CCD をイメージセンサ 5 に用いる例を説明する。この種のイメージセンサ 5 としては市場に供されているものを用いることができる。

【 0 0 4 6 】

イメージセンサ 5 は、図 5 に示すように、光電変換部としてのフォトダイオード 2 1 を水平方向と垂直方向とに複数個ずつ（図示例では 3×4 個）配列した 2 次元イメージセンサであって、垂直方向に配列したフォトダイオード 2 1 の各列の右側方に垂直転送 CCD からなる垂直転送部 2 2 を備え、垂直転送部 2 2 の下方に水平転送 CCD からなる水平転送部 2 3 を備える。垂直転送部 2 2 は各フォトダイオード 2 1 ごとに 2 個ずつのゲート電極 2 2 a, 2 2 b を備え、水平転送部 2 3 は各垂直転送部 2 2 ごとに 2 個ずつのゲート電極 2 3 a, 2 3 b を備える。垂直転送部 2 2 は 4 相駆動を行い、水平転送部 2 3 は 2 相駆動を行うことによって、水平転送部 2 3 では垂直転送部 2 2 から 1 水平ラインごとの信号電荷を取り出し、1 水平ラインごとの信号電荷を外部に出力する。この種の駆動技術は CCD の分野において周知であるから、ここでは詳しく説明しない。

【 0 0 4 7 】

フォトダイオード 2 1 と垂直転送部 2 2 と水平転送部 2 3 とは 1 枚の基板 2 0 上に形成され、基板 2 0 にはアルミニウム電極であるオーバーフロー電極 2 4 が絶縁膜を介さずに直接接触するように設けられる。つまり、基板 2 0 がオーバーフロードレインとして機能する。オーバーフロー電極 2 4 は、基板 2 0 の表面においてフォトダイオード 2 1 と垂直転送部 2 2 と水平転送部 2 3 との全体を囲むように形成される。基板 2 0 の表面はフォトダイオード 2 1 に対応する部位を除いて後述する遮光膜 2 6（図 6 参照）により覆われる。

【 0 0 4 8 】

イメージセンサ 5 について、さらに具体的に説明するために、1 個のフォトダイオード 2 1 に関連する部分を切り出して図 6 に示す。本実施形態では、基板 2 0 として n 形半導体を用い、基板 2 0 の主表面にはフォトダイオード 2 1 と垂直転送部 2 2 とに跨る領域に p 形半導体からなる p ウェル 3 1 を形成している。p ウェル 3 1 は、フォトダイオード 2 1 に対応する領域よりも垂直転送部 2 2 に対応する領域の厚み寸法を大きく形成してある。p ウェル 3 1 のうちフォトダイオード 2 1 に対応する領域には n + 形半導体層 3 2 を重ねて設けてあり、p ウェル 3 1 と n + 形半導体層 3 2 との p n 接合によってフォトダイオード 2 1 が形成される。フォトダイオード 2 1 の表面には p + 形半導体からなる表面層 3 3 を積層してある。表面層 3 3 はフォトダイオード 2 1 で生成された電荷を垂直転送部 2 2 に移動させる際に、n + 形半導体層 3 2 の表面付近が電荷の通過経路にならないように制御する目的で設けてある。すなわち、フォトダイオード 2 1 の表面である n + 形半導体層 3 2 の表面は結晶性が悪いから熱励起によって電子-正孔対が発生しやすく、電子-正孔対が発生すると暗電流が生じて S / N 比が低下する。そこで、S / N 比の低下を抑制するために、表面層 3 3 を形成してフォトダイオード 2 1 で生成された電荷が n + 形半導体層 3 2 の表面を通らないようにしているのである。このような構造は、埋込フォトダイオードとして知られている。

【 0 0 4 9 】

p ウェル 3 1 のうち垂直転送部 2 2 に対応する領域には n 形半導体からなる蓄積転送層 3 4 を重ねて設けてある。蓄積転送層 3 4 の表面と表面層 3 3 の表面とは略同一平面であって、蓄積転送層 3 4 の厚み寸法は表面層 3 3 の厚み寸法よりも大きくしてある。つまり、n + 形半導体層 3 2 の厚み方向の上部は蓄積転送層 3 4 の厚み方向の下部とは上下方向において重複することになる。ただし、n + 形半導体層 3 2 と蓄積転送層 3 4 との間には、表面層 3 3 と不純物濃度が等しい p + 形半導体からなる分離層 3 5 が介在する。蓄積転送層 3 4 の表面には、絶縁膜 2 5 を介してゲート電極 2 2 a, 2 2 b が配置される。ゲート電極 2 2 a, 2 2 b は 1 個のフォトダイオード 2 1 に対して 2 個ずつ設けられ、垂直方向において 2 個のゲート電極 2 2 a, 2 2 b のうちの一方は他方よりも広幅に形成される

。具体的には、図7のように、1個のフォトダイオード21に対応する2個のゲート電極22a, 22bのうち狭幅のゲート電極22bは平板状に形成されており、広幅のゲート電極22aは、幅狭のゲート電極22bと同一平面上に配列され一対のゲート電極22bの間に配置される平板状の部分と、平板状の部分の垂直方向における両端部からそれぞれ延長されゲート電極22bの上に重複する湾曲した部分とを備える。ここに、絶縁膜25は SiO_2 により形成され、またゲート電極22a, 22bはポリシリコンにより形成され、各ゲート電極22a, 22bは絶縁膜25を介して互いに絶縁されている。さらに、フォトダイオード21に光を入射させる部位を除いてイメージセンサ5の表面は遮光膜26により覆われる。pウェル31において垂直転送部22に対応する領域および蓄積転送層34は垂直転送部22の全長に亘って形成され、したがって、蓄積転送層34には広幅のゲート電極22aと狭幅のゲート電極22bとが交互に配列されることになる。

【0050】

次に、上述したイメージセンサ5を駆動する技術について説明する。上述したイメージセンサ5では、フォトダイオード21に光が入射すればフォトダイオード21において電荷が生成される。また、垂直転送部22ではフォトダイオード21で生成された電荷が引き渡されると、ゲート電極22a, 22bへの印加電圧を制御することによって、電荷を蓄積したり電荷を転送したりすることが可能になる。つまり、ゲート電極22a, 22bは蓄積用ゲートとして機能する。フォトダイオード21で生成された電荷のうち垂直転送部22に引き渡される電荷の割合は、ゲート電極22a, 22bへの印加電圧に応じて蓄積転送層34に形成されるポテンシャル井戸の深さおよびポテンシャル井戸を形成する時間に応じて変化する。また、オーバーフロー電極24に適宜の電圧 V_s を印加すれば、フォトダイオード21で生成された電荷は基板20を通して廃棄されるから、オーバーフロー電極24への印加電圧および電圧を印加する時間を制御することによっても、フォトダイオード21で生成された電荷のうち垂直転送部22に引き渡される電荷の割合を変化させることができる。つまり、基板20が電荷廃棄部として機能する。

【0051】

すなわち、フォトダイオード21では受光した光量に対応する量の電荷が生成されるから光電変換部として機能し、ゲート電極22a, 22bとオーバーフロー電極24との少なくとも一方への印加電圧を制御することによってフォトダイオード21において生成された電荷のうち信号電荷として垂直転送部22に移動させる割合を調節することができるから、ゲート電極22a, 22bとオーバーフロー電極24（つまりは、電荷廃棄部としての基板20）との少なくとも一方を感度制御部として機能させることが可能になる。要するに、ゲート電極22a, 22bとオーバーフロー電極24とのいずれについても、フォトダイオード21において生成した電荷のうち信号電荷とする割合を制御することができるから、感度を調節するように機能させることになり、局発信号に相当する電圧をゲート電極22a, 22bとオーバーフロー電極24との少なくとも一方に印加することによって、感度制御部として機能させることが可能になる。さらに、垂直転送部22は個々のゲート電極22a, 22bに対応する部位にポテンシャル井戸を形成することができ、ポテンシャル井戸には信号電荷を蓄積することができるから、ポテンシャル井戸が電荷蓄積部に相当する。垂直転送部22に蓄積された電荷はゲート電極22a, 22bおよびゲート電極23a, 23bに印加する電圧の大きさおよびタイミングを制御することによって取り出されるから、垂直転送部22および水平転送部23は電荷取出部として機能する。

【0052】

以下では、フォトダイオード21で生成され垂直転送部22に移動する電荷の量を調節するにあたって、オーバーフロー電極24への印加電圧を制御する例を説明する。フォトダイオード21で生成された電荷がどのように移動するかを説明するために、図6中の破線L1に沿った電子のポテンシャルを図8に示す。すなわち、図8における中央部はフォトダイオード21に相当する領域、左部は基板20に相当する領域、右部は垂直転送部22に相当する領域をそれぞれ示す。また、オーバーフロー電極24に電圧を印加していない状態では、フォトダイオード21と基板20との間にはpウェル31によるポテンシャル障壁B1が形成され、フォトダイオード21と垂直転送部22との間には分離層35によるポテ

ンシャル障壁B 2が形成される。ポテンシャル障壁B 1, B 2を破線で示しているのは、これらのポテンシャル障壁B 1, B 2の高さが可変であるからである。つまり、ゲート電極22 a, 22 bへの印加電圧によってポテンシャル障壁B 2の高さを制御することができ、オーバーフロー電極24への印加電圧によってポテンシャル障壁B 1の高さを制御することができる。なお、図8において、白丸内に-を付した図形は電子eを示している。

【0053】

ところで、オーバーフロー電極24に適宜のタイミングで電圧を印加することによって電子シャッタとして機能させる技術は従来から知られており、オーバーフロー電極24に印加する電圧を制御し基板20に印加する電圧を比較的高電圧に設定すれば、フォトダイオード21で生成された電荷を廃棄電荷として廃棄することが可能である。言い換えると、オーバーフロー電極24に印加する電圧を調節することにより、フォトダイオード21で生成された電荷のうち廃棄電荷とする割合を調節することができ、フォトダイオード21で生成された電荷のうち垂直転送部22に移動する電荷の割合が調節されるから、結果的に感度を調節したことになる。そこで、本実施形態では、オーバーフロー電極24に局発信号に相当する電圧を印加し局発信号により感度を調節しているのであって、フォトダイオード21で生成した電荷のうち垂直転送部22に移動させる電荷の割合を局発信号で変調することにより、実質的に、フォトダイオード21から出力される受光信号（つまり、フォトダイオード21で生成された電気出力）をクロック生成部8からの局発信号と混合して周波数変換したことになる。

【0054】

また、垂直転送部22は蓄積転送層34に絶縁膜25を介してゲート電極22 a, 22 bを配置しているから、垂直転送部22ではゲート電極22 a, 22 bへの電圧を印加すれば、蓄積転送部34にポテンシャル井戸を形成して電荷を蓄積するキャパシタが形成されるのであって、ポテンシャル井戸27の深さおよび幅で決まる容量の範囲内での積分が可能になる。

【0055】

ゲート電極22 aとオーバーフロー電極24とに対する電圧の印加状態と、フ

フォトダイオード 21 で生成された電荷の移動との関係を図 9 に示す。図 9 (a) はゲート電極 22 a に比較的高い正電圧を印加することにより分離層 35 によるポテンシャル障壁 B 2 を取り除き、蓄積転送部 34 にポテンシャル井戸 27 を形成した状態であって、オーバーフロー電極 24 にはポテンシャル障壁 B 1 が形成されるように比較的低い電圧を印加する。つまり、ポテンシャル障壁 B 1 が存在することによって、フォトダイオード 21 で生成された電荷（電子 e）は基板 20 に移動できない状態であって、この間には廃棄電荷は生じない。この状態では、フォトダイオード 21 で生成された電荷のうちポテンシャル井戸 27 の容量範囲内の電荷は、図 9 (a) に矢印で示すように、すべて信号電荷として垂直転送部 22 に移動する。

【0056】

一方、図 9 (b) は図 9 (a) のようにゲート電極 22 a に比較的高い正電圧を印加した状態で、オーバーフロー電極 24 にも比較的高い正電圧を印加した状態であって、基板 20 のポテンシャルを垂直転送部 22 のポテンシャルよりも低くなるようにオーバーフロー電極 24 への印加電圧を設定してある。この状態では、p ウェル 31 によるポテンシャル障壁 B 1 が取り除かれるから、フォトダイオード 21 で生成された電荷のうち一部は信号電荷として垂直転送部 22 に移動するものの、残りは図 9 (b) に矢印で示すように基板 20 を通して廃棄電荷として廃棄されることになる。つまり、フォトダイオード 21 で生成された電荷のうち信号電荷となる割合が図 9 (a) の状態よりも低減するから、実質的に感度が低下したことになる。ここに、信号電荷と廃棄電荷との割合つまり感度は、ゲート電極 22 a とオーバーフロー電極 24 とに印加する電圧の大小関係によって決まるのであって、ポテンシャルのより低いほうにより多くの電荷（電子）が移動することになる。なお、図 9 (a) の状態で垂直転送部 22 に移動した電荷はポテンシャル井戸 27 に蓄積されているから、図 9 (b) の状態において基板 20 に移動することはない。

【0057】

垂直転送部 22 に蓄積された信号電荷を読み出すには、図 9 (c) のように、ポテンシャル障壁 B 1, B 2 が生じるように、ゲート電極 22 a とオーバーフロ

一電極 2 4 とに印加する電圧を引き下げる。このように、ポテンシャル障壁 B 1 , B 2 を形成することによって、フォトダイオード 2 1 から垂直転送部 2 2 への電荷の流入を防止し、かつ垂直転送部 2 2 からフォトダイオード 2 1 への電荷の流出を防止する。この状態で、ゲート電極 2 2 a , 2 2 b に 4 相クロック V 1 ~ V 4 を与えるとともに、ゲート電極 2 3 a , 2 3 b に 2 相クロック V H 1 , V H 2 を与えることによって垂直転送部 2 2 に蓄積された信号電荷を読み出すことができる。垂直転送部 2 2 に蓄積された信号電荷は、上述した 4 区間の積分値 A 0 ~ A 3 のうちの各 1 区間の積分値が求められるたびに読み出される。たとえば、積分値 A 0 に相当する信号電荷が各フォトダイオード 2 1 に対応して形成されるポテンシャル井戸 2 7 に蓄積されると信号電荷を読み出し、次に積分値 A 1 に相当する信号電荷がポテンシャル井戸 2 7 に蓄積されると再び信号電荷を読み出すという動作を繰り返す。なお、各積分値 A 0 ~ A 3 を蓄積する期間（つまり、クロック信号の個数）は等しく設定しておくのはもちろんのことである。また、各積分値 A 0 ~ A 3 を読み出す順序は上述の例に限定されるものではなく、積分値 A 0 の次に積分値 A 2 を求めるなどとしてもよい。

【 0 0 5 8 】

本実施形態の構成では、感度を制御するためにオーバーフロー電極 2 4 に印加する電圧を制御しており、垂直転送部 2 2 に設けたゲート電極 2 2 a , 2 2 b への印加電圧を制御する場合に比較すると容量成分による応答の遅れが生じないから、局発周波数を比較的高く設定することが可能になる。その結果、発光周波数を比較的高く設定することが可能であって、強度変調の周期を短くすることによって比較的小さい距離の計測が可能になる。なお、本実施形態では基板 2 0 に設けたオーバーフロー電極 2 4 の印加電圧を制御しているが、縦型オーバーフロードレインの制御にあたっては基板 2 0 の上に設けた p ウェル 2 1 に印加する電圧を制御してもよい。この点は以下の他の実施形態でも同様である。他の構成および動作は第 2 実施形態と同様である。

【 0 0 5 9 】

（第 4 実施形態）

本実施形態は、第 3 実施形態と同様の構成であって、ゲート電極 2 2 a とオー

オーバーフロー電極 2 4 とに印加する電圧をともに制御することにより、フォトダイオード 2 1 で生成された電荷のうち蓄積転送部 3 4 に信号電荷として移動させる割合を制御するものである。図 1 0 (a) はゲート電極 2 2 a に比較的高い正電圧を印加することにより分離層 3 5 によるポテンシャル障壁 B 2 を取り除き、蓄積転送部 3 4 にポテンシャル井戸 2 7 を形成した状態であって、オーバーフロー電極 2 4 にはポテンシャル障壁 B 1 が形成されるように比較的低い電圧を印加する。つまり、ポテンシャル障壁 B 1 が存在することによって、フォトダイオード 2 1 で生成された電荷（電子 e）は基板 2 0 に移動できない状態であって、この間には廃棄電荷は生じない。この状態では、フォトダイオード 2 1 で生成された電荷のうちポテンシャル井戸 2 7 の容量範囲内の電荷は、図 1 0 (a) に矢印で示すように、すべて信号電荷として垂直転送部 2 2 に移動する。

【 0 0 6 0 】

一方、図 1 0 (b) は図 1 0 (a) のようにゲート電極 2 2 a に比較的低い正電圧を印加するとともに、オーバーフロー電極 2 4 には比較的高い正電圧を印加した状態であって、基板 2 0 のポテンシャルを垂直転送部 2 2 のポテンシャルよりも低くなるようにオーバーフロー電極 2 4 への印加電圧を設定してある。この状態では、p ウェル 3 1 によるポテンシャル障壁 B 1 が取り除かれるのに対して、分離層 3 5 によるポテンシャル障壁 B 2 が形成されるから、フォトダイオード 2 1 で生成された電荷の大部分は図 1 0 (b) に矢印で示すように基板 2 0 を通して廃棄電荷として廃棄されることになる。つまり、フォトダイオード 2 1 で生成された電荷のうち信号電荷となる割合が図 1 0 (a) の状態よりも低減するから、実質的に感度が低下したことになる。

【 0 0 6 1 】

本実施形態では、上述した図 1 0 (a) (b) の状態を交互に繰り返すのであって、信号電荷と廃棄電荷との割合つまり感度は、ゲート電極 2 2 a とオーバーフロー電極 2 4 とに印加する電圧の大小関係と時間の比率とによって決まる。上述のように本実施形態では、ゲート電極 2 2 a に対応する領域に信号電荷の積分値 A 0 ~ A 4 を蓄積することができないから、ゲート電極 2 2 b に対応する領域に積分値 A 0 ~ A 4 を蓄積することになる。他の構成および動作は第 2 実施形態

と同様である。

【0062】

(第5実施形態)

本実施形態では、市場に供されている横型オーバーフロードレインを備えるインターライン転送型CCDをイメージセンサ5に用いる例を示す。

【0063】

本実施形態に用いるイメージセンサ5は、図11に示すように、垂直方向に配列したフォトダイオード21の各列の左側方にn形半導体からなるオーバーフロードレイン41を設けてある。図示例ではフォトダイオード21を水平方向に3個並べるとともに垂直方向に4個並べているから、オーバーフロードレイン41は3列であり、各オーバーフロードレイン41の上端同士は、左右方向に配置したアルミニウム電極であるオーバーフロー電極24を介して接続してある。垂直転送部22および水平転送部23は第3実施形態において用いたイメージセンサ5と同様の機能を有する。

【0064】

1個のフォトダイオード21に関連する部分を切り出した図12を用いてイメージセンサ5の構造を説明する。本実施形態ではp形半導体の基板40を用いており、基板40の主表面においてフォトダイオード21に対応する領域には、基板40とともにフォトダイオード21を形成するn⁺形半導体層42が重ねて形成され、基板40の主表面において垂直転送部22に対応する領域にはn形半導体からなる蓄積転送層44が重ねて形成されている。n⁺形半導体層42と蓄積転送層44との間にはp⁺形半導体からなる分離層45aが形成され、n⁺形半導体層42に対して蓄積転送層44とは反対側にはp⁺形半導体からなる分離層45bを介してオーバーフロードレイン41が設けられる。n⁺形半導体層42と両分離層45a, 45bとに跨る部位の表面には、フォトダイオード21で生成された電荷を垂直転送部22に移動させる際に、n⁺形半導体層42の表面付近を電荷が通らないように制御する目的で、不純物濃度が分離層45a, 45bと等しいp⁺形半導体からなる表面層43を積層してある。蓄積転送層44の表面と表面層43の表面とオーバーフロードレイン41の表面とは略同一平面になっ

ている。また、オーバーフロードレイン41はn+形半導体層42よりも深い位置まで基板40内に入り込んでいる。

【0065】

蓄積転送層44の表面には、絶縁膜25を介してゲート電極22a, 22bが配置される。ゲート電極22a, 22bは1個のフォトダイオード21に対して2個ずつ設けられ、垂直方向において2個のゲート電極22a, 22bのうちの一方は他方よりも広幅に形成される。さらに、フォトダイオード21に光を入射させる部位を除いてイメージセンサ5の表面は遮光膜26により覆われる。これらの構造については第3実施形態に用いたイメージセンサ5と同様である。

【0066】

本実施形態の動作は第3実施形態と同様であって、図12の破線L2に沿った電子のポテンシャルを示している図13および図14を図8および図9と比較すればわかるように、フォトダイオード21において生成された電荷を廃棄する電荷廃棄部が、第3実施形態では基板20であったのに対して本実施形態ではオーバーフロードレイン41である点のみ相違する。

【0067】

本実施形態においてイメージセンサ5として用いた横型オーバーフロードレインを備えるインターライン転送型CCDのフォトダイオード21に用いるn+形半導体層42は、第3実施形態において用いた縦型オーバーフロードレインを備えるインターライン転送型CCDのフォトダイオード21を構成するn+形半導体層32に比較すると深さ寸法を大きくとることが可能になる。つまり、縦型オーバーフロードレインを設ける場合にはフォトダイオード21を基板20の上に形成する必要があったのに対して、横型オーバーフロードレインを設ける場合には基板40がフォトダイオード21を形成する一方の半導体層になるから、全体の厚み寸法に対して深さ方向におけるn+形半導体層42の割合を大きくとることが可能になるのである。このように、フォトダイオード21を形成するn+形半導体層42の深さ寸法を大きくとることができるから、オーバーフロードレイン41がフォトダイオード21に並設されることによって受光面積が第3実施形態よりも減少するものの、第3実施形態に比較すると近赤外線に対する感度が高

くなるという利点が生じる。他の構成および機能は第 3 実施形態と同様である。

【 0 0 6 8 】

(第 6 実施形態)

本実施形態は、イメージセンサ 5 として、市場に供されている縦型オーバーフローレインを備えるフレーム転送型 CCD を用いるものである。

【 0 0 6 9 】

イメージセンサ 5 は、図 1 5 に示すように、光電変換部であるフォトダイオード 2 1 を水平方向と垂直方向とに複数個ずつ（図示例では 4×4 個）配列した 2 次元イメージセンサであって、垂直方向に配列したフォトダイオード 2 1 を垂直転送 CCD として機能させる撮像部 D 1 を備え、さらに光電変換機能を持たない垂直転送 CCD をフォトダイオード 2 1 の各列に垂直方向において連続して形成した蓄積部 D 2 を備える。また、蓄積部 D 2 における垂直転送 CCD の各列の下端に電荷取出部となる水平転送 CCD からなる水平転送部 2 3 を設けてある。本実施形態では、フォトダイオード 2 1 と垂直転送 CCD とがともに電荷を蓄積し、かつ電荷を垂直方向に転送する機能を有するのであって、撮像部 D 1 と蓄積部 D 2 とが電荷蓄積部として機能する。

【 0 0 7 0 】

各フォトダイオード 2 1 はそれぞれ垂直方向に配列された 3 個のゲート電極 2 1 a ~ 2 1 c を受光面に備え、蓄積部 D 2 における垂直転送 CCD の各列は各フォトダイオード 2 1 に設けた 3 個のゲート電極 2 1 a ~ 2 1 c と同様の配列を有する 3 個のゲート電極 2 8 a ~ 2 8 c を組にして備える。図示例では垂直方向の 1 列について 4 個のフォトダイオード 2 1 に対して 2 組 6 個のゲート電極 2 8 a ~ 2 8 c を設けてある。また、水平転送部 2 3 は、第 3 実施形態と同様に、蓄積部 D 2 の各列ごとに 2 個ずつのゲート電極 2 3 a, 2 3 b を備える。フォトダイオード 2 1 に設けたゲート電極 2 1 a ~ 2 1 c は 6 相クロック V 1 ~ V 6 により 6 相で駆動され、ゲート電極 2 8 a ~ 2 8 e は 3 相クロック V V 1 ~ V V 3 により 3 相で駆動され、ゲート電極 2 3 a, 2 3 b は 2 相クロック V H 1, V H 2 により 2 相で駆動される。水平転送部 2 3 では蓄積部 D 2 から 1 水平ラインごとの信号電荷を取り出し、1 水平ラインごとの信号電荷を外部に出力する。この種の

駆動技術はCCDの分野において周知であるから、ここでは詳しく説明しない。

【0071】

撮像部D1と蓄積部D2と水平転送部23とは1枚の基板50上に形成され、基板50にはアルミニウム電極であるオーバーフロー電極24が絶縁膜を介さずに直接接触するように設けられる。つまり、基板50はオーバーフロードレインとして機能する。オーバーフロー電極24は、基板50の表面において撮像部D1と蓄積部D2と水平転送部23との全体を囲むように形成される。基板50の表面はフォトダイオード21に対応する部位を除いて遮光膜（図示せず）により覆われる。

【0072】

図16に基づいて1個のフォトダイオード21に関連する部分の構造を説明する。本実施形態では、基板50としてn形半導体を用い、基板50の主表面にはフォトダイオード21に対応する部位にp形半導体層51が形成され、p形半導体層51の主表面にはn形半導体からなるnウェル52が形成され、p形半導体層51とnウェル52とのpn接合によりフォトダイオード21が形成される。さらに、p形半導体層51とnウェル52とに跨る部位の表面にはSiO₂からなる絶縁膜53を介して上述した3個のゲート電極21a～21cが重ねられる。ゲート電極21a～21cはポリシリコンにより形成される。nウェル52は撮像部D1と蓄積部D2とに連続して形成されており、nウェル52において電荷の蓄積と転送とを行うようにしている。つまり、撮像部D1ではnウェル52において電荷の生成と蓄積と転送とを行い、蓄積部D2ではnウェル52において電荷の蓄積と転送とを行う。

【0073】

次に、上述したイメージセンサ5を駆動する技術について説明する。上述したイメージセンサ5では、フォトダイオード21に光が入射すればフォトダイオード21において電荷が生成される。ここで、ゲート電極21a～21cに適宜の電圧を印加しておけば、nウェル52に電荷蓄積部としてのポテンシャル井戸が形成され、生成された電荷をポテンシャル井戸に蓄積することができる。また、ゲート電極21a～21cに印加する電圧を制御することによって、ポテンシ

ル井戸の深さを变化させて電荷を転送することができる。つまり、ゲート電極 2 1 a ~ 2 1 c は蓄積用ゲートとして機能する。一方、オーバーフロー電極 2 4 に適宜の電圧 V_s を印加すれば、フォトダイオード 2 1 で生成された電荷は基板 5 0 を通して廃棄されるから、オーバーフロー電極 2 4 への印加電圧および電圧を印加する時間を制御することによって、フォトダイオード 2 1 で生成された電荷のうち n ウェル 5 2 のポテンシャル井戸に蓄積される信号電荷の割合を变化させることができる。つまり、オーバーフロー電極 2 4 (つまりは、基板 2 0) に局発信号に相当する電圧を印加することによって、フォトダイオード 2 1 において生成した電荷のうち信号電荷とする割合を制御することができるのであって、第 3 実施形態と同様に電荷廃棄部である基板 2 0 が感度制御部として機能する。

【 0 0 7 4 】

フォトダイオード 2 1 で生成された電荷がどのように移動するかを説明するために、図 1 6 中の破線 L 3 に沿った電子のポテンシャルを図 1 7 に示す。図 1 7 における右部はフォトダイオード 2 1 に相当する領域、左部は基板 5 0 に相当する領域をそれぞれ示す。また、オーバーフロー電極 2 4 に電圧を印加していない状態では、フォトダイオード 2 1 (n ウェル 5 2) と基板 5 0 との間には p 形半導体層 5 1 によるポテンシャル障壁 B 3 が形成され、フォトダイオード 2 1 (n ウェル 5 2) において基板 5 0 と対向していない部位は p 形半導体層 5 1 によるポテンシャル障壁 B 4 が形成され、フォトダイオード 2 1 により形成された電荷 (電子 e) が外部に漏れ出さないようになっている。ポテンシャル障壁 B 3 はオーバーフロー電極 2 4 への印加電圧に応じて高さを制御することができる。

【 0 0 7 5 】

一方、ゲート電極 2 1 a ~ 2 1 c に電圧を印加することにより n ウェル 5 2 に形成されるポテンシャル井戸に蓄積される電荷の量は、ゲート電極 2 1 a ~ 2 1 c への印加電圧によって決まるポテンシャル井戸の深さによって決まる。つまり、3 個のゲート電極 2 1 a ~ 2 1 c のうち中央のゲート電極 2 1 b に印加する電圧を両側のゲート電極 2 1 a, 2 1 c に印加する電圧よりも高くすると、図 1 8 (a) のように中央部がもっとも深くなったポテンシャル井戸が形成される。ここで、オーバーフロー電極 2 4 に適宜の電圧を印加することにより、基板 5 0 の

ポテンシャルを n ウェル52よりも引き下げ、さらに、図19(a)～(c)のように、中央のゲート電極21bはポテンシャル障壁B3が残るように電圧を印加し、両側のゲート電極21a, 21cはポテンシャル障壁B3が取り除かれるように電圧を印加すれば、各ゲート電極21a～21cに対応する領域のうち図19(b)に示す中央部で電子 e がもっとも多く蓄積され、図19(a)(c)に示す両側部では電荷が基板50を通して廃棄されることになる。

【0076】

上述したように、オーバフロー電極24に局発信号を与えることにより、フォトダイオード21において生成された電荷のうち n ウェル52に形成されるポテンシャル井戸に蓄積する信号電荷の割合を調節することができる。つまり、局発信号により感度を制御することになり、ポテンシャル井戸に蓄積される信号電荷は、6相クロック $V1\sim V6$ により規定される時間におけるビート信号の積分値 $A0\sim A3$ に相当する電荷量になる。ここで、中央のゲート電極21bに対応するポテンシャル井戸には、フォトダイオード21が電荷を生成している期間において、両側のゲート電極21a, 21cで生成された電荷の一部が流れ込むから、ゲート電極21a, 21cで生成された一部の電荷が雑音成分として混ざり込むことになる。また、4区間の積分値 $A0\sim A3$ のうちの1区間分が得られるたびに信号電荷を転送するから、信号電荷の転送中にフォトダイオード21で生成される電荷が積分値 $A0\sim A1$ に雑音成分として混入することになる。ただし、これらの雑音成分は積分によって平均化され、位相差 ψ を求める際の減算によってほぼ除去されるから、雑音成分の影響は小さくなる。つまり、フレーム転送型CCDを用いながらも精度よく位相差 ψ を求めることが可能になる。また、フレーム転送型CCDを用いることによって、インターライン型CCDに比較してフォトダイオード21の開口率を大きくとることができ、インターライン型CCDよりも高い感度を得られる。

【0077】

なお、上述の例では1個のフォトダイオード21に対して3個のゲート電極21a～21cを対応させているが、1個のフォトダイオード21に対応させるゲート電極の個数にはとくに制限はない。他の構成および動作は第3実施形態と同

様である。

【 0 0 7 8 】

(第 7 実施形態)

本実施形態は、第 6 実施形態と同様にフレーム転送型 CCD を用いるものであるが、縦型オーバーフローラインではなく横型オーバーフローラインを設けている。

【 0 0 7 9 】

本実施形態に用いるイメージセンサ 5 は、図 2 0 に示すように、垂直方向に配列したフォトダイオード 2 1 の各列の右側方に n 形半導体からなるオーバーフローライン 6 1 を設けてある。図示例ではフォトダイオード 2 1 を水平方向に 4 個並べるとともに垂直方向に 4 個並べているから、オーバーフローライン 6 1 は 4 列であり、各オーバーフローライン 6 1 の上端同士は、左右方向に配置したアルミニウム電極であるオーバーフロー電極 2 4 を介して接続してある。撮像部 D 1 と蓄積部 D 2 と水平転送部 2 3 とは第 6 実施形態において用いたイメージセンサ 5 と同様の機能を有する。

【 0 0 8 0 】

1 個のフォトダイオード 2 1 に関連する部分を切り出した図 2 1 を用いてイメージセンサ 5 の構造を説明する。本実施形態では p 形半導体の基板 6 0 を用いており、基板 6 0 の主表面には p 形半導体層 6 2 が形成され、この p 形半導体層 6 2 に n 形半導体からなる n ウェル 6 3 が形成され、p 形半導体層 6 2 と n ウェル 6 3 とによりフォトダイオード 2 1 が形成される。p 形半導体層 6 2 において n ウェル 6 3 に隣接する部位には p + 半導体からなる p + ウェル 6 4 が形成され、p + ウェル 6 4 の表面側に n 形半導体からなるオーバーフローライン 6 1 が形成される。このように基板 6 0 の導電形が異なる点、オーバーフローライン 6 1 を設けている点を除けば、イメージセンサ 5 の基本的な構造は第 6 実施形態と同様である。なお、第 3 実施形態に対する第 5 実施形態の関係と同様に、第 6 実施形態と比較すると近赤外線に対する感度が高くなる。

【 0 0 8 1 】

本実施形態の動作は第 6 実施形態と同様であって、図 2 1 の破線 L 4 に沿った

電子のポテンシャルを示している図 2 2 を図 1 7 と比較すればわかるように、フォトダイオード 2 1 において生成された電荷を廃棄する電荷廃棄部が、第 6 実施形態では基板 5 0 であったのに対して本実施形態ではオーバーフローレイン 6 1 である点のみ相違する。ゲート電極 2 1 a ~ 2 1 c に電圧を印加することにより n ウェル 6 3 に形成されるポテンシャル井戸に蓄積される電荷の量は、ゲート電極 2 1 a ~ 2 1 c への印加電圧によって決まるポテンシャル井戸の深さによって決まる。つまり、3 個のゲート電極 2 1 a ~ 2 1 c のうち中央のゲート電極 2 1 b に印加する電圧を両側のゲート電極 2 1 a, 2 1 c に印加する電圧よりも高くすると、中央のゲート電極 2 1 b に対応するポテンシャル井戸がもっとも深くなる。ここで、オーバーフロー電極 2 4 に適宜の電圧が印加されてポテンシャル障壁 B 3 が引き下げられているとすれば、図 1 9 (a) ~ (c) のように、中央のゲート電極 2 1 b に対応するポテンシャル井戸に電荷を残し、両側のゲート電極 2 1 a, 2 1 c に対応する領域で生成された電荷はオーバーフローレイン 6 1 に廃棄することが可能になる。他の構成および動作は第 6 実施形態と同様である。

【 0 0 8 2 】

(第 8 実施形態)

第 6 実施形態および第 7 実施形態において説明したフレーム転送型 CCD をイメージセンサ 5 に用いる構成において、各フォトダイオード 2 1 には 3 個のゲート電極 2 1 a ~ 2 1 c を設ける例を示したが、上述のように 1 個のフォトダイオード 2 1 に設けるゲート電極の個数は 3 個に制限されるものではない。

【 0 0 8 3 】

本実施形態では、1 個のフォトダイオード 2 1 に対して 4 個のゲート電極を設ける場合について説明する。図 2 4 において 1 ~ 4 の数字は各ゲート電極に対応しており、繰り返して表記している 1 ~ 4 の数字の 1 回の繰り返し周期が 1 個のフォトダイオード 2 1 の領域に対応する。図 2 4 (a) はフォトダイオード 2 1 で生成した電荷を蓄積する期間、図 2 4 (b) は不要な電荷を廃棄する期間を示している。さらに、閾値 T_{h1} はオーバーフローレインのポテンシャルを示している。

【0084】

図24(a)に示すように、電荷を蓄積する期間においては、各フォトダイオード21で生成された電荷が混合されないように、ゲート電極(1)には電圧を印加せずに隣合うフォトダイオード21の間にポテンシャル障壁を形成する。また、ゲート電極(2)～(4)に印加する電圧を段階的に低くし、階段状のポテンシャル井戸を形成する。ここで、ゲート電極(3)(4)に対応する部位のポテンシャルは閾値 T_{h1} よりも高くしておく。ゲート電極(2)に対応する部位ではポテンシャル井戸がもっとも深く(ポテンシャルがもっとも低く)なり、このポテンシャルは閾値 T_{h1} よりも低いから、フォトダイオード21への光の照射により生成された電荷(電子 e)は、主としてゲート電極(2)に対応する部位に蓄積される。

【0085】

図24(b)に示すように、電荷を廃棄する期間においては、蓄積期間においてポテンシャルがもっとも低いゲート電極(2)に対応する部位に蓄積された電荷が外部に漏出しないように、ゲート電極(3)(4)に対応する部位のポテンシャルを引き上げる。この動作によって、蓄積期間においてゲート電極(1)(3)(4)に対応して生成された電荷はゲート電極(2)に対応する部位とオーバーフロードレインとに分かれて流れる。したがって、電荷の蓄積期間と廃棄期間との比率を適宜に調節することにより、フォトダイオード21で生成される電荷のうち廃棄電荷となる電荷の量を調節することができ、結果的に感度を調節することができる。他の構成および動作は第6実施形態または第7実施形態と同様である。

【0086】

(第9実施形態)

本実施形態は、図25に示すように、1個のフォトダイオード21に対して6個のゲート電極を設けた例である。図25において1～6の数字は書くゲート電極に対応している。図24に示した例と同様に、図25(a)は電荷を蓄積する期間、図25(b)は電荷を廃棄する期間を示している。

【0087】

図 2 5 (a) に示すように、電荷を蓄積する期間においては、各フォトダイオード 2 1 で生成された電荷が混合されないように、ゲート電極 (1) には電圧を印加せずに隣合うフォトダイオード 2 1 の間にポテンシャル障壁を形成する。また、ゲート電極 (2) ~ (6) のうちゲート電極 (4) に対応する部位のポテンシャルをもっとも低くし、残りのゲート電極 (2) (3) (5) (6) に対応する部位のポテンシャルは段階的に高くする。また、ゲート電極 (2) (3) (5) (6) に対応する部位のポテンシャルはオーバーフローレインのポテンシャルである閾値 $T_h 2$ よりも高くしておく。ゲート電極 (4) に対応する部位ではポテンシャルがもっとも低くなり、このポテンシャルは閾値 $T_h 2$ よりも低いから、フォトダイオード 2 1 への光の照射により生成された電荷 (電子 e) は、主としてゲート電極 (4) に対応する部位に蓄積される。

【 0 0 8 8 】

図 2 5 (b) に示すように、電荷を廃棄する期間においては、蓄積期間においてポテンシャルがもっとも低いゲート電極 (4) に対応する部位に蓄積された電荷が外部に漏出しないように、ゲート電極 (2) (3) (5) (6) に対応する部位のポテンシャルを引き上げる。この動作によって、蓄積期間においてゲート電極 (1) (2) (3) (5) (6) に対応して生成された電荷はゲート電極 (4) に対応する部位とオーバーフローレインとに分かれて流れる。したがって、本実施形態でも第 8 実施形態と同様に、電荷の蓄積期間と廃棄期間との比率を適宜に調節することにより、フォトダイオード 2 1 で生成される電荷のうち廃棄電荷となる電荷の量を調節することができ、結果的に感度を調節することができる。他の構成および動作は第 6 実施形態または第 7 実施形態と同様である。

【 0 0 8 9 】

(第 1 0 実施形態)

上述したように、フレーム転送型 CCD を用いると、積分値 $A_0 \sim A_3$ を求める期間以外にフォトダイオード 2 1 で生成された電荷が雑音成分として信号電荷に混入する。このような雑音成分は略一定であり、かつ積分値 $A_0 \sim A_3$ を求める期間において電荷を蓄積することによって平均化されるから、位相差を求めることができる程度には雑音成分を除去することが可能である。しかしながら、雑

音成分があると S/N 比が低下するから、電荷の蓄積や転送に関連する部位ではダイナミックレンジを大きくとることが要求され、結果的に高コストになる。

【 0 0 9 0 】

そこで、本実施形態では、図 2 6 に示すように、フォトダイオード 2 1 のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜 6 5 を設けている。図示例は第 9 実施形態のように 1 個のフォトダイオード 2 1 に対して 6 個のゲート電極を設けた場合の構成例であって、具体的には、ゲート電極 (1) (3) ~ (5) に対応する部位に遮光膜 6 5 を設けることによって、フォトダイオード 2 1 のうちゲート電極 (2) (6) に対応する部位でのみ電荷 (電子 e) を生成するようにしている。この構成によって、主としてゲート電極 (2) (6) に対応する部位で電荷の生成が行われ、ゲート電極 (4) が電荷の生成にはほとんど寄与しなくなる。つまり、ゲート電極 (4) において雑音成分が生成されず、遮光膜 6 5 を形成していない場合に比較すると S/N 比を向上させることが可能になる。他の構成および機能は第 9 実施形態と同様である。

【 0 0 9 1 】

上述した各実施形態では、4 区間の積分値 $A_0 \sim A_3$ のうちの 1 区間分を求めるたびに電荷を取り出す構成を採用していたが、以下に説明するイメージセンサ 5 は、同時に複数区間分の積分値 $A_0 \sim A_3$ を求めることを可能にしたものである。

【 0 0 9 2 】

(第 1 1 実施形態)

本実施形態は、図 2 0 に示した横型オーバーフローレインを備えるフレーム転送型 CCD の一部構成を変更したイメージセンサ 5 を用いる。すなわち、図 2 7 に示すように、各フォトダイオード 2 1 ごとにオーバーフローレイン 6 1 a , 6 1 b を設けた構成を採用し、各フォトダイオード 2 1 で生成した電荷を個別に廃棄することを可能としている。この構成では、各オーバーフローレイン 6 1 a , 6 1 b に局発信号を与えることによって、フォトダイオード 2 1 で生成された電荷のうち電荷蓄積部であるポテンシャル井戸に移動する信号電荷の割合を調節する。ただし、本実施形態では、各オーバーフローレイン 6 1 a , 6 1 b

のうち、信号電荷を転送する方向において隣接する各一对のオーバーフロードレイン 6 1 a, 6 1 b に与える局発信号 $\phi 1$, $\phi 2$ は同周波数で互いに逆位相とする。同周波数かつ互いに逆位相の局発信号 $\phi 1$, $\phi 2$ を用いることによって、図 2 8 (a) (b) に示すように、局発信号 $\phi 1$, $\phi 2$ にそれぞれ対応するビート信号も互いに逆位相になる。つまり、隣接する各一对のフォトダイオード 2 1 により 1 画素を構成するものとして 2 個ずつのフォトダイオード 2 1 を組にして上述の制御を行うと、組になる 2 個のフォトダイオード 2 1 に対応する各電荷蓄積部には互いに逆位相のビート信号に相当する電荷が蓄積されることになる。

【 0 0 9 3 】

このような互いに逆位相のビート信号をそれぞれ積分すれば、位相差 ψ を求めるのに必要な 4 区間の積分値 $A 0 \sim A 3$ のうちの 2 区間分を同時に蓄積することが可能になる。つまり、積分値 $A 0$ と積分値 $A 1$ とを同時に蓄積し、積分値 $A 2$ と積分値 $A 3$ とを同時に蓄積することが可能になる。

【 0 0 9 4 】

本実施形態の構成では、信号電荷に対して目的外の電荷が混在するから雑音成分が生じるものの、雑音成分は信号電荷の量に比較すると少なく、また信号電荷に対して略一定の割合で混在するから、位相差 ψ を求める際には雑音成分の影響は低減される。他の構成および動作は第 7 実施形態と同様である。

【 0 0 9 5 】

(第 1 2 実施形態)

第 1 1 実施形態では、フレーム転送型 CCD を用いているが、図 2 9 に示すように、横型オーバーフロードレインを用いたインターライン転送型 CCD を用いることによっても同様の動作が可能である。つまり、図 1 1 に示した第 5 実施形態の構成において、各フォトダイオード 2 1 ごとにオーバーフロードレイン 4 1 a, 4 1 b を分割して設けた構成のイメージセンサ 5 を用い、さらに垂直転送部 2 2 においては、各フォトダイオード 2 1 ごとに 3 個ずつのゲート電極 2 2 a ~ 2 2 c を設ければよい。この構成のイメージセンサ 5 において、1 画素を垂直方向において隣接する各一对のフォトダイオード 2 1 により構成し、1 画素を構成して組になる 2 個のフォトダイオードに対応したオーバーフロードレイン 4 1 a,

4 1 b に対して同周波数かつ互いに逆位相の局発信号 $\phi 1$, $\phi 2$ を与え、また各ゲート電極 2 2 a ~ 2 2 b については、第 1 1 実施形態におけるゲート電極 (1) ~ (6) と同様に 6 相クロックで駆動すれば、積分値 $A 0 \sim A 3$ を 2 区間分ずつ求めることが可能になる。他の構成および動作は第 1 1 実施形態と同様である。

【 0 0 9 6 】

第 1 1 実施形態ではオーバフロードレイン 6 1 a, 6 1 b ごとに 3 個ずつのゲート電極 2 1 a ~ 2 1 c を対応付け、第 1 2 実施形態ではオーバフロードレイン 4 1 a, 4 1 b ごとに 3 個ずつのゲート電極 2 2 a ~ 2 2 c を対応付けているが、それぞれ 4 個以上設けるようにしてもよい。また、互いに逆相の局発信号 $\phi 1$, $\phi 2$ を異なるオーバフロードレインに与える構成を採用しているが、たとえば 90 度ずつ位相の異なる局発信号を互いに異なるオーバフロードレインに与える構成とすれば、4 区間の積分値 $A 0 \sim A 3$ を同時に求めることも可能である。

【 0 0 9 7 】

第 1 1 実施形態および第 1 2 実施形態においてはオーバフロードレインに逆位相の局発信号 $\phi 1$, $\phi 2$ を与えているが、ゲート電極 2 1 a ~ 2 1 c, 2 2 a ~ 2 2 c において逆位相の局発信号 $\phi 1$, $\phi 2$ を与えたり、オーバフロードレインとゲート電極 2 1 a ~ 2 1 c, 2 2 a ~ 2 2 c との両方に逆位相の局発信号 $\phi 1$, $\phi 2$ を与える構成も可能である。

【 0 0 9 8 】

上述した各実施形態では、インターライン転送型 CCD あるいはフレーム転送型 CCD を用いる例を示したが、図 3 0 に示すように、図 1 5 に示したフレーム転送型 CCD の撮像部 D 1 をインターライン転送型 CCD のフォトダイオード 2 1 と垂直転送部 2 2 とに置換した構成のフレームインターライン転送 CCD を用いることも可能である。この構成のイメージセンサ 5 は、フレーム転送型 CCD に比較するとスミアの発生を抑制することができる。

【 0 0 9 9 】

また、上述した各実施形態において用いたイメージセンサ 5 は、2 次元配列であることを想定しているが、1 次元配列であってもよく、また第 1 実施形態では

光電変換部 3 を 1 個設けるだけでもよい。また、評価部を距離演算部 9 に含む例を説明したが、評価部は必ずしも距離を求めるものに限らず、位相差 ψ のみを求める構成や積分値 $A_0 \sim A_3$ に基づいて空間に関する他の情報を評価するものであってもよい。

【0100】

【発明の効果】

請求項 1 の発明は、空間に照射されている強度変調された光の発光周波数よりも低周波であるビート信号の積分値を用いて空間に関する情報を評価するから、受光側において素子の応答に高速性が要求されずに比較的安価な素子を用いることが可能になる。たとえば、空間に関する情報を評価するために時間計測を行うとすれば、発光周波数よりも低周波であるビート信号に対して時間計測を行えばよいから、周波数変換を行わずに場合に比較すると時間計測を低精度で行うことが可能になるという効果がある。さらに、ビート信号の積分値を用いて空間に関する情報を評価するから、発光源を駆動する信号波形の歪や空間への外光量の時間変化に伴う歪などによって光電変換部で受光した光の波形に歪みが生じたとしても、評価に用いる積分値にはほとんど影響がなく、空間情報の検出精度が波形形状に依存している従来構成に比較して高い精度で空間情報を検出することが可能になるという効果がある。

【0101】

請求項 2 の発明は、発光源から照射した光と光電変換部で受光した光との位相差を求めるから、空間情報として位相差によって表される情報、たとえば物体までの距離や空間に存在する物体の反射による受光量の変化などを求めることが可能になる。しかも、ビート信号から求めた複数個の積分値を位相差に換算するから、発光側との同期が不要であり、簡単な構成で距離を求めることが可能になる。

【0102】

請求項 3 の発明は、光電変換部と積分器との間で電荷の受け渡しを行うスイッチ部を用いて周波数変換を行うから、積分する情報を選択するためのスイッチ部を周波数変換に兼用することになり、簡単な構成で目的を達成することがで

きる。

【0103】

請求項4の発明は、ビート信号を得るために受光側の感度を局発周波数で制御するから、局発周波数の信号を与えて感度調節が可能である受光素子を光電変換部に用いることで容易に実現することができる。

【0104】

請求項5の発明は、発光源から照射した光と光電変換部で受光した光との位相差を求めるから、空間情報として位相差によって表される情報、たとえば物体までの距離や空間に存在する物体の反射による受光量の変化などを求めることが可能になる。しかも、ビート信号の複数区間でそれぞれ蓄積した複数の信号電荷を位相差に換算するから、発光側との同期が不要であり、簡単な構成で距離を求めることが可能になる。

【0105】

請求項6の発明は、周波数変換に際して光電変換部から電荷蓄積部への電荷の通過量を制御するから実現が容易である。

【0106】

請求項7の発明は、周波数変換に際して光電変換部から電荷蓄積部に渡される電荷の割合を調節するために、光電変換部から廃棄される電荷の量を調節するから、周波数変換を行うために電荷廃棄部を制御するタイミングと電荷を電荷蓄積部に蓄積するタイミングとを独立して制御することができ、信号電荷への雑音成分の混入を少なくすることができる。

【0107】

請求項8の発明では、周波数変換に際して、光電変換部から電荷蓄積部への電荷の通過量を制御するとともに、光電変換部から廃棄される電荷の量を調節するから、周波数変換と信号電荷の蓄積とを同時に行いながらも不要電荷の廃棄を制御することができる。

【0108】

請求項9の発明は、請求項4の発明と同様の目的を達成するために、オーバーフロードレインを備える汎用設計のインターライン転送型のCCDイメージセン

サを用いることができるから、特別な素子や特別な回路を用いることなく容易に実現することができる。

【 0 1 0 9 】

請求項 1 0 の発明は、請求項 4 の発明と同様の目的を達成するために、オーバーフローレインを備える汎用設計のフレーム転送型の CCD イメージセンサを用いることができるから、特別な素子や特別な回路を用いることなく容易に実現することができる。

【 0 1 1 0 】

請求項 1 1 の発明は、光電変換部のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜を設けているから、光電変換部において雑音成分が生成されず、S/N 比を向上させることができる。

【 0 1 1 1 】

請求項 1 2 の発明では、周波数変換に際して CCD イメージセンサのゲート電極に印加する電圧を局発周波数で変調すればよいから実現が容易である。

【 0 1 1 2 】

請求項 1 3 の発明では、周波数変換に際して CCD イメージセンサのオーバーフローレインを局発周波数で変調すればよいから、電荷蓄積部に信号電荷を蓄積するタイミングとは独立して周波数変換を行うことができ、信号電荷への雑音成分の混入を少なくすることができる。

【 0 1 1 3 】

請求項 1 4 の発明では、周波数変換に際して、CCD イメージセンサのゲート電極に印加する電圧とオーバーフローレインを制御する外部信号とを局発周波数で変調するから、周波数変換と信号電荷の蓄積とを同時に行いながらも不要電荷の廃棄を制御することができる。

【 0 1 1 4 】

請求項 1 5、1 6、1 8 の発明は、同じ光を受光する複数個の光電変換部を組にして用い、組になる複数個の光電変換部にそれぞれ対応する感度制御部を同じ局発周波数かつ互いに異なる位相で変調することにより、組になる複数個の光電変換部に対応して得られたビート信号の異なる位相に対応する信号電荷を一度に

取り出すから、ビート信号の複数の位相に対応した信号電荷を短時間で得ることができ、空間に関する情報を応答性よく検出することが可能になる。さらに、ビート信号に同期させて取り出した信号電荷を用いて空間に関する情報を評価するから、取り出した信号電荷は発光周波数の複数周期分の信号電荷を積算したものに相当し、発光源を駆動する信号波形の歪や空間への外光量の時間変化に伴う歪などによって光電変換部で受光した光の波形に歪みが生じたとしても、評価に用いる積分値にはほとんど影響がなく、空間情報の検出精度が波形形状に依存している従来構成に比較して高い精度で空間情報を検出することが可能になるという効果がある。

【0 1 1 5】

請求項 1 6 の発明は、発光源から照射した光と光電変換部で受光した光との位相差を求めるから、空間情報として位相差によって表される情報、たとえば物体までの距離や空間に存在する物体の反射による受光量の変化などを求めることが可能になる。しかも、ビート信号の複数区間でそれぞれ蓄積した複数の信号電荷を位相差に換算するから、発光側との同期が不要であり、簡単な構成で距離を求めることが可能になる。

【0 1 1 6】

請求項 1 9 の発明は、位相差を距離に換算するから、上述した各請求項の効果を持つ測距装置を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 実施形態を示すブロック図である。

【図 2】

同上の動作説明図である。

【図 3】

第 2 実施形態に用いるイメージセンサの構成例を示す概略構成図である。

【図 4】

同上に用いるイメージセンサの構成例を示す概略構成図である。

【図 5】

第3実施形態に用いるイメージセンサを示す平面図である。

【図6】

同上の要部分解斜視図である。

【図7】

図6、図11のA-A線断面図である。

【図8】

同上の動作説明図である。

【図9】

同上の動作説明図である。

【図10】

第4実施形態の動作説明図である。

【図11】

第5実施形態に用いるイメージセンサを示す平面図である。

【図12】

同上の要部分解斜視図である。

【図13】

同上の動作説明図である。

【図14】

同上の動作説明図である。

【図15】

第6実施形態に用いるイメージセンサを示す平面図である。

【図16】

同上の要部斜視図である。

【図17】

同上の動作説明図である。

【図18】

同上の動作説明図である。

【図19】

同上の動作説明図である。

【図 2 0】

第 7 実施形態に用いるイメージセンサを示す平面図である。

【図 2 1】

同上の要部斜視図である。

【図 2 2】

同上の動作説明図である。

【図 2 3】

同上の動作説明図である。

【図 2 4】

第 8 実施形態を示す動作説明図である。

【図 2 5】

第 9 実施形態を示す動作説明図である。

【図 2 6】

第 1 0 実施形態を示す動作説明図である。

【図 2 7】

第 1 1 実施形態を示す要部斜視図である。

【図 2 8】

同上の動作説明図である。

【図 2 9】

第 1 2 実施形態に用いるイメージセンサを示す平面図である。

【図 3 0】

本発明の他の構成例に用いるイメージセンサを示す平面図である。

【図 3 1】

従来例を示す動作説明図である。

【符号の説明】

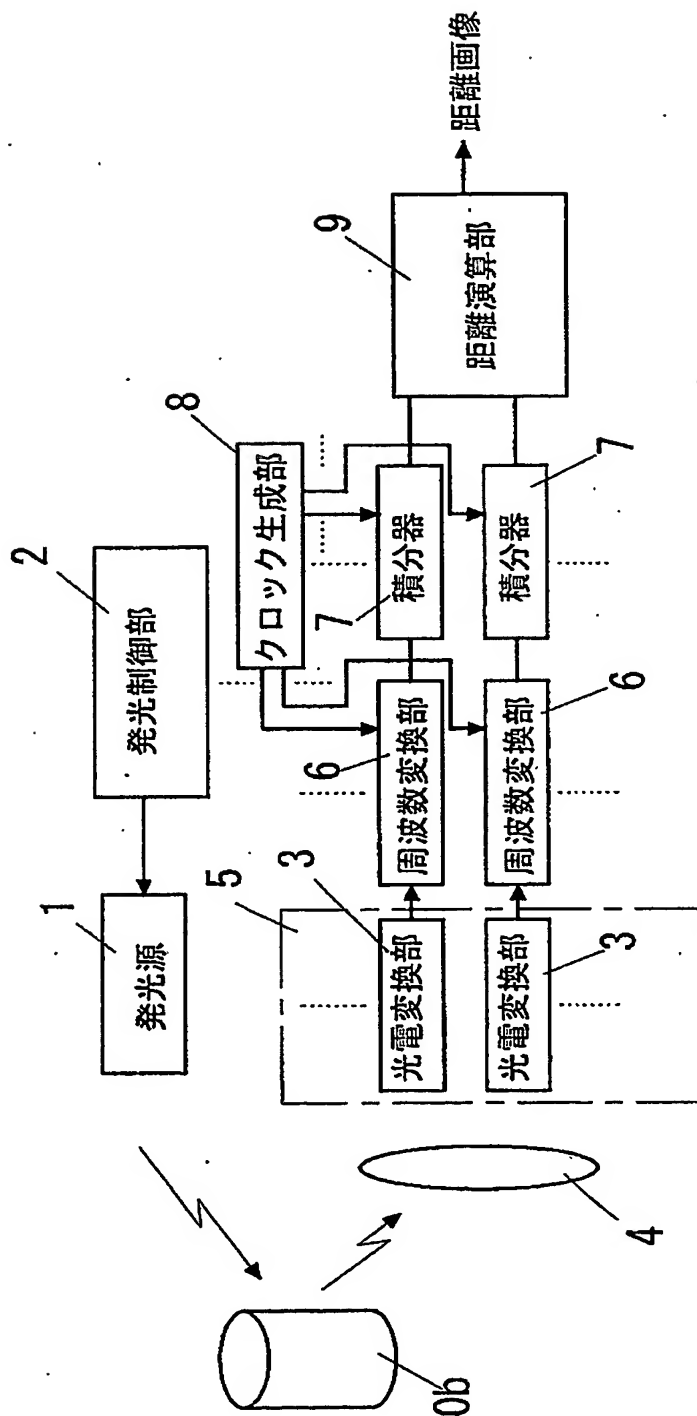
- 1 発光源
- 2 発光制御部
- 3 光電変換部
- 4 受光レンズ

- 5 イメージセンサ
- 6 周波数変換部
- 6 a 蓄積用ゲート部
- 7 積分器
- 8 クロック生成部
- 9 距離演算部
- 21 フォトダイオード
- 21 a ~ 21 c ゲート電極
- 22 垂直転送部
- 22 a ~ 22 c ゲート電極
- 23 水平転送部
- 24 オーバーフロー電極
- 40 基板
- 41 オーバーフロードレイン
- 50 基板
- 60 基板
- 61 オーバーフロードレイン
- S h 半導体スイッチ
- S v 半導体スイッチ

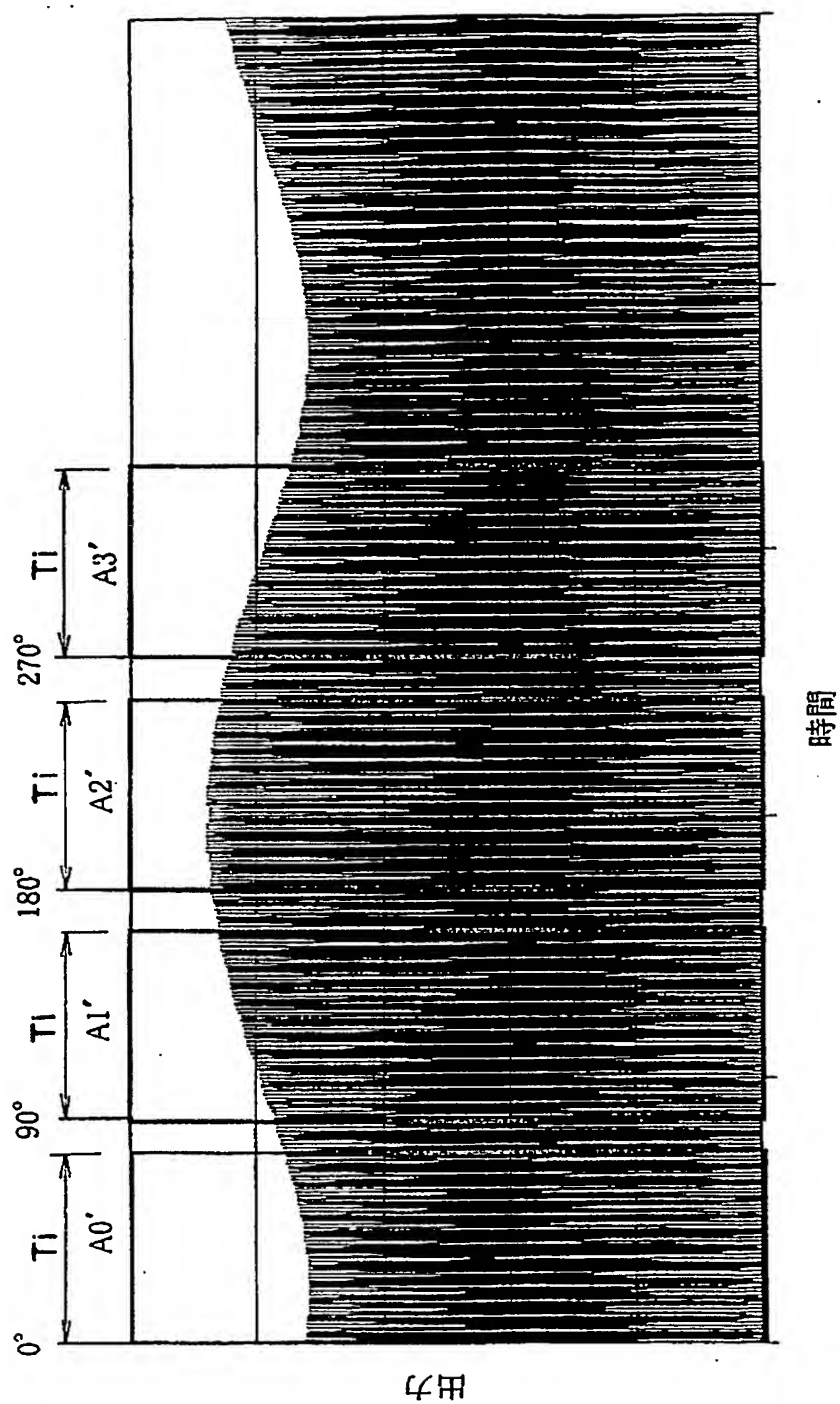
【書類名】

図面

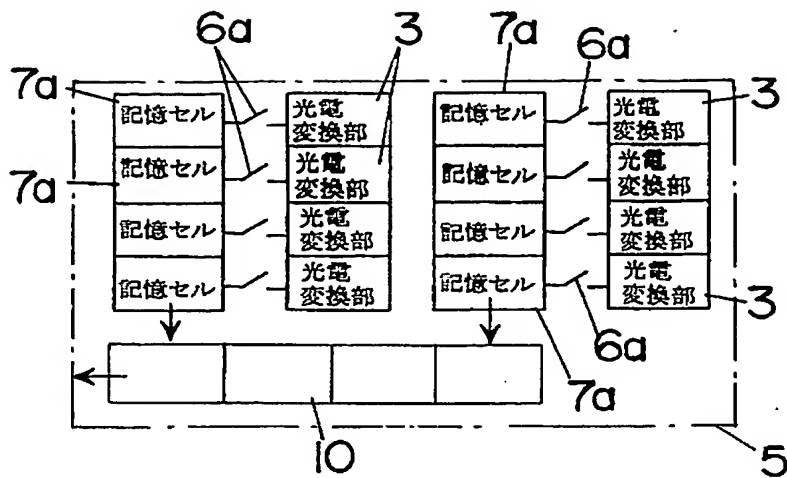
【図1】



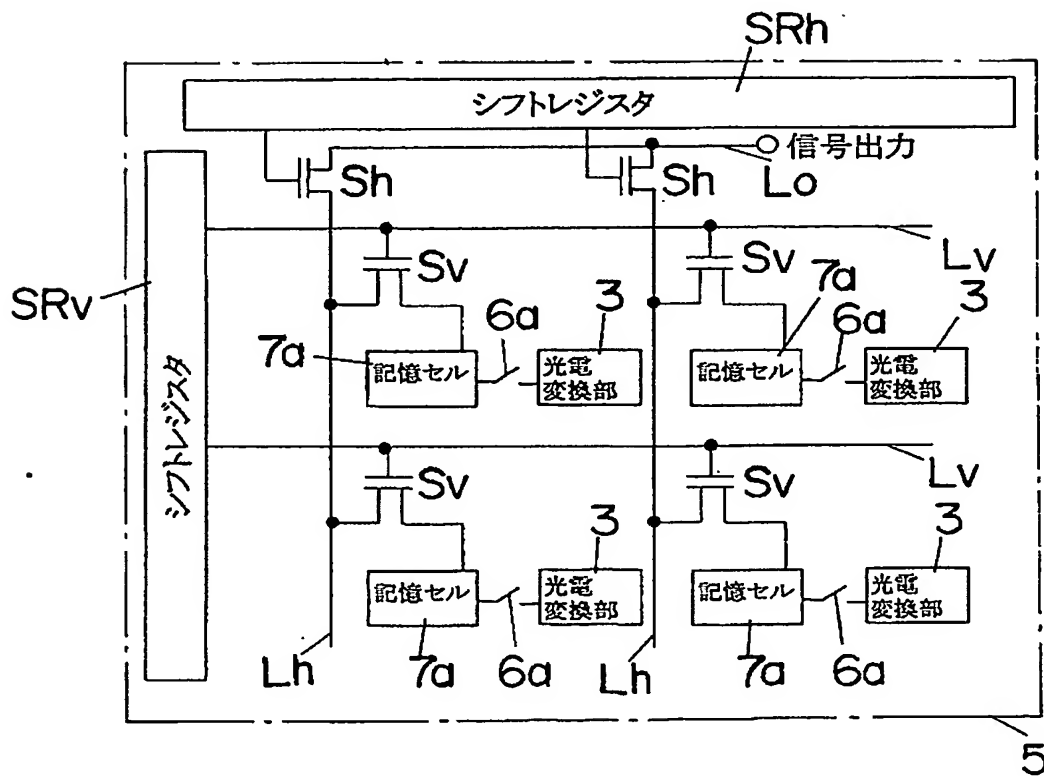
【図 2】



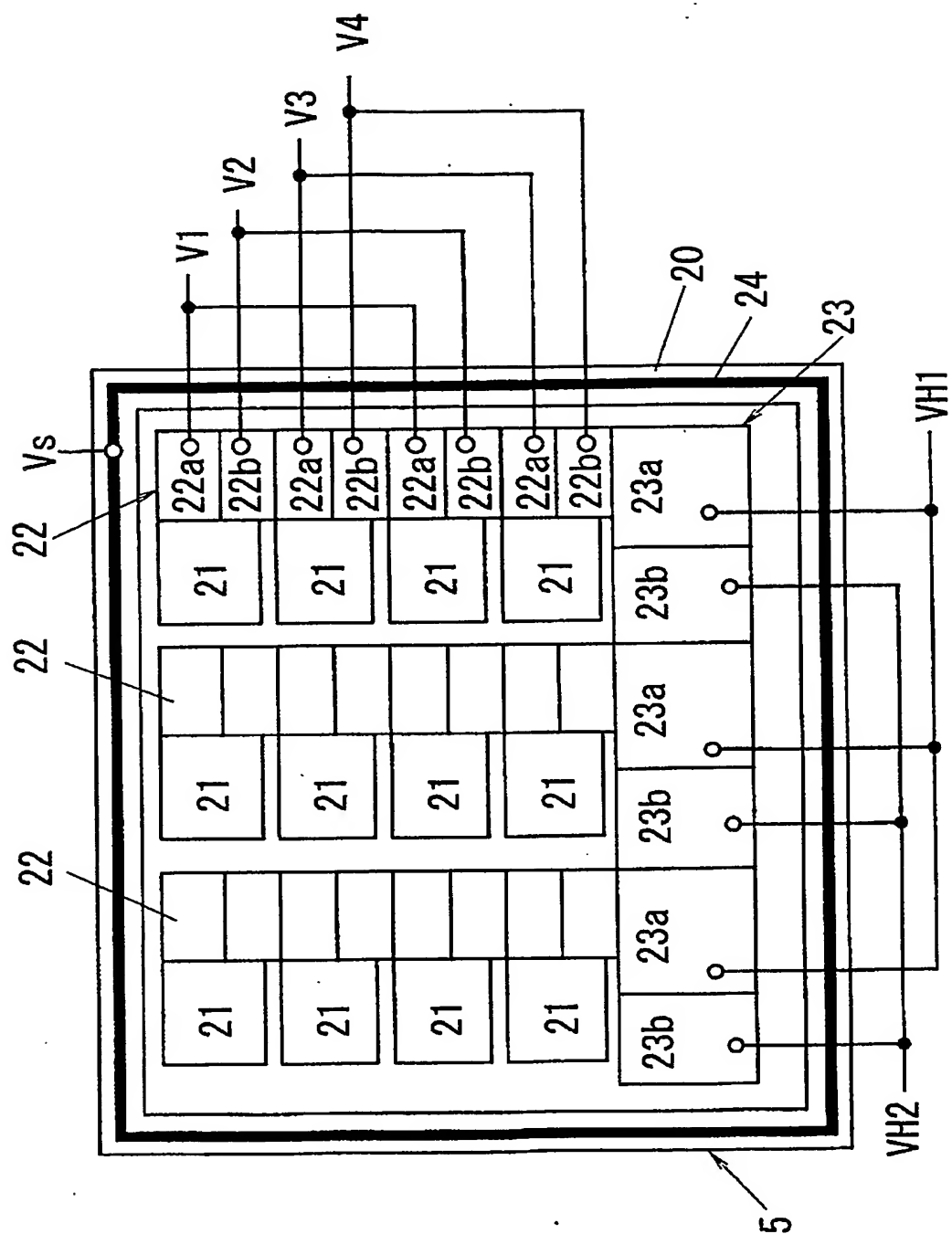
【図3】



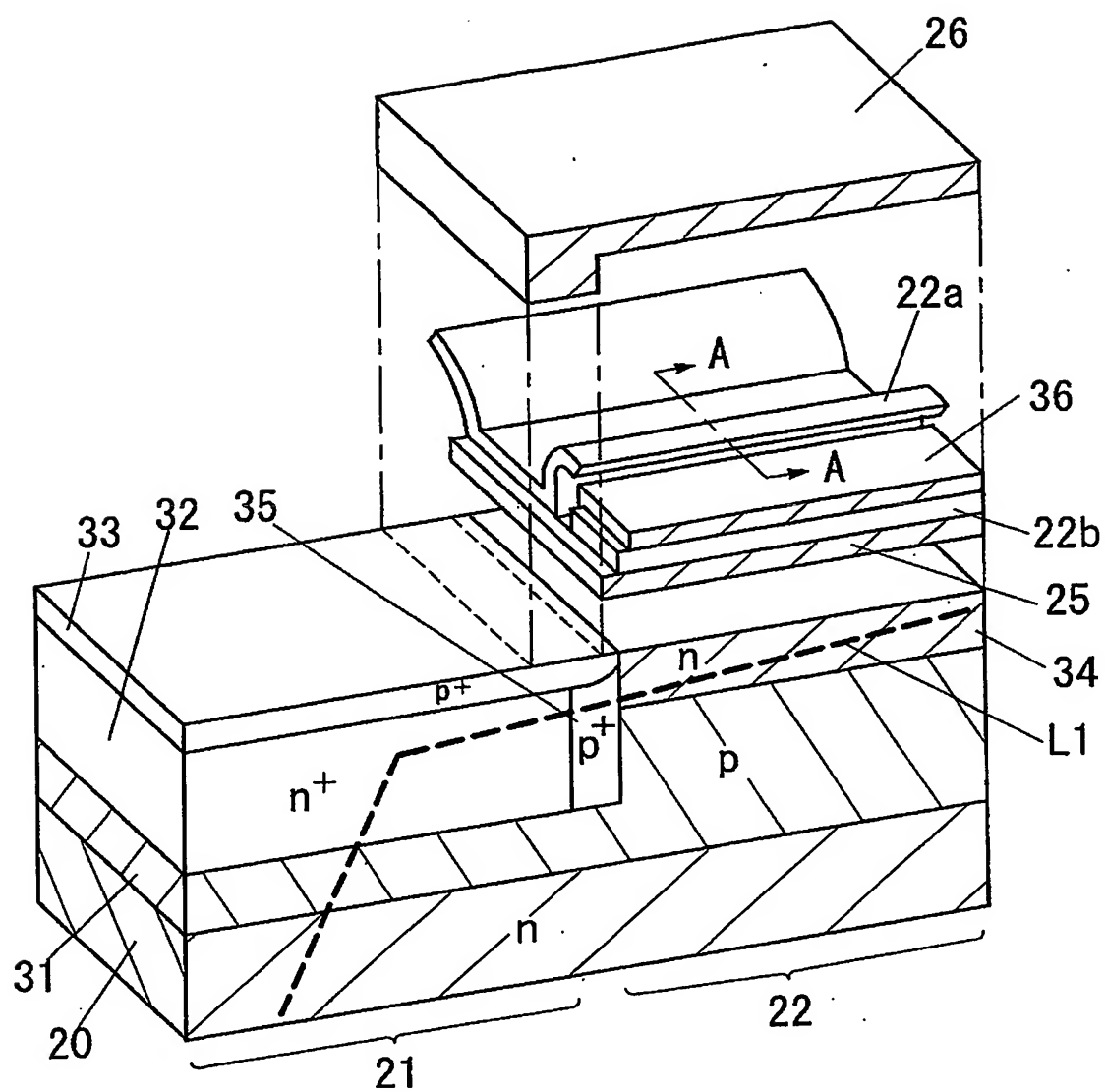
【図4】



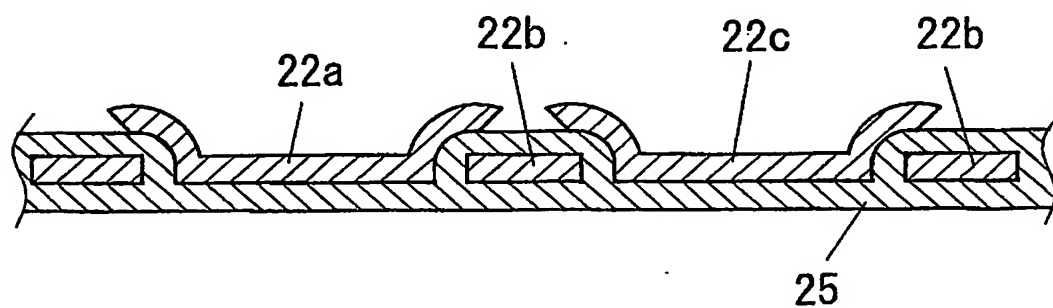
【図5】



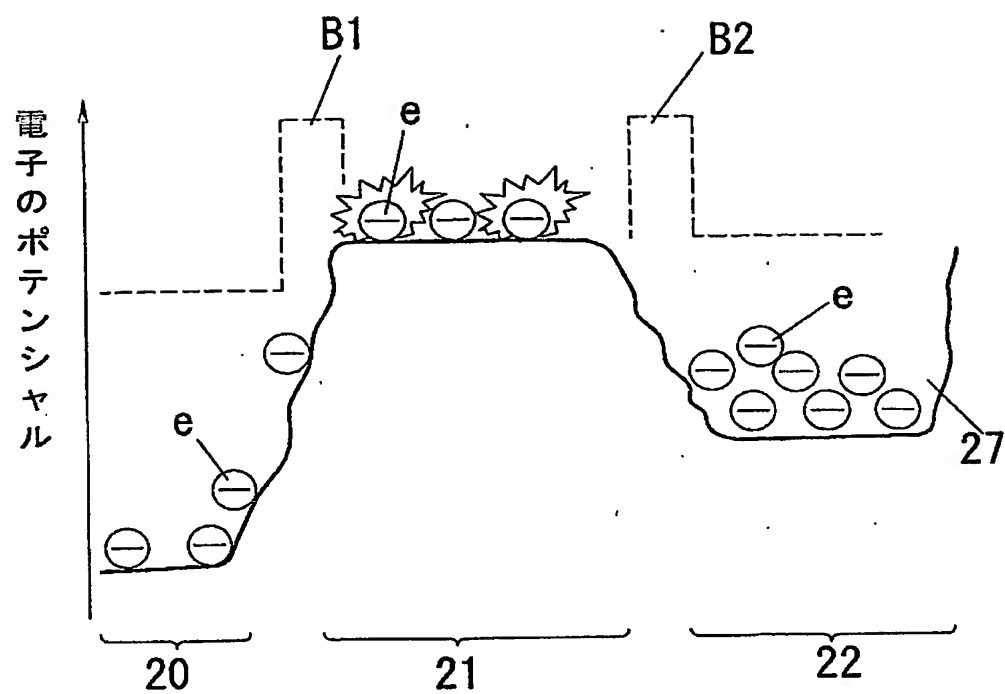
【图 6】



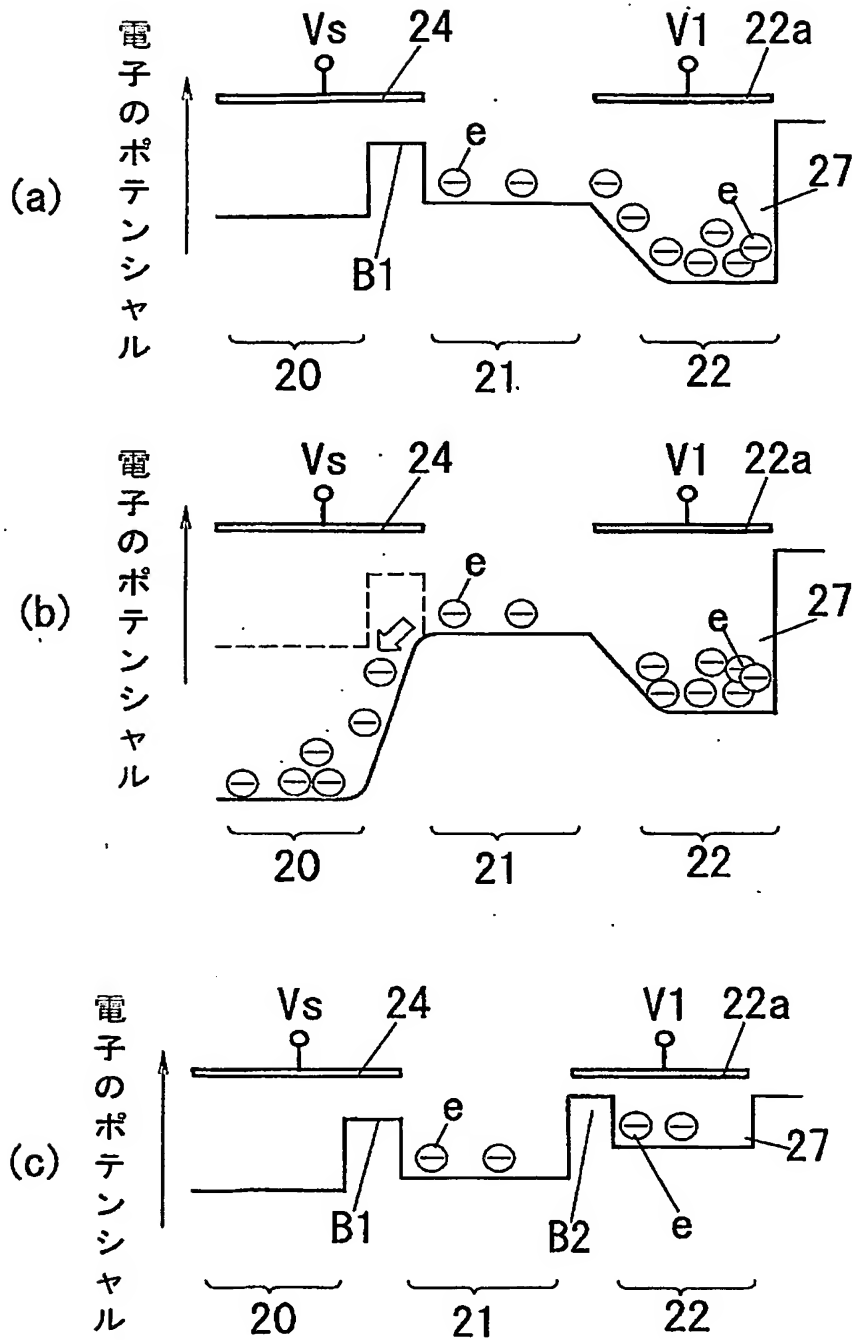
【图 7】



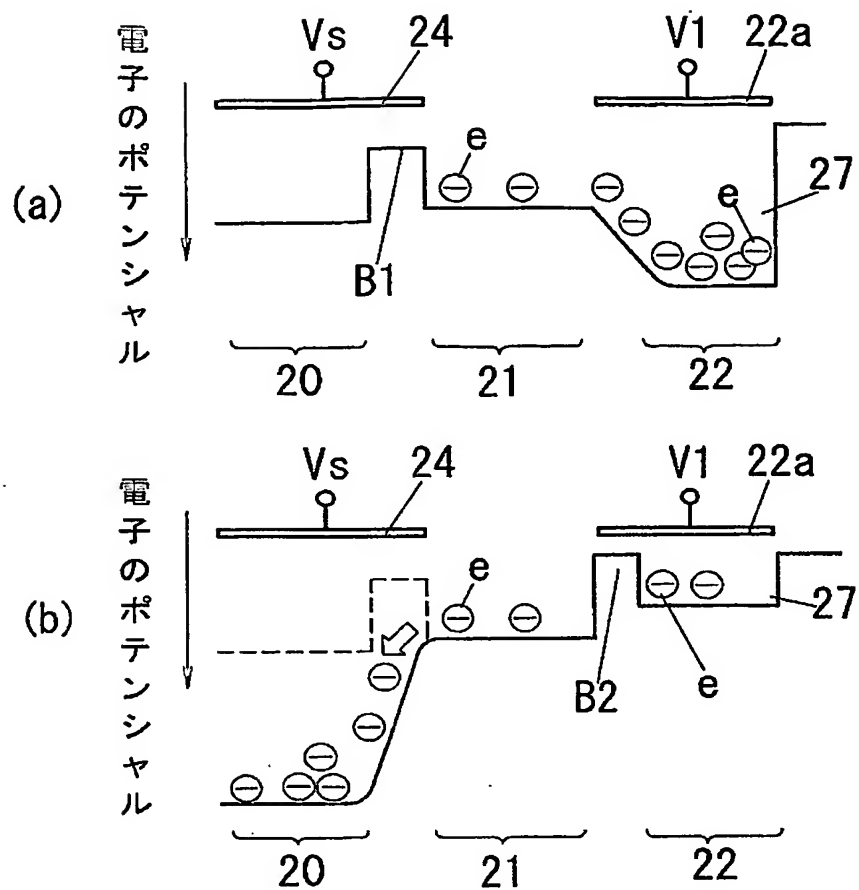
【図 8】



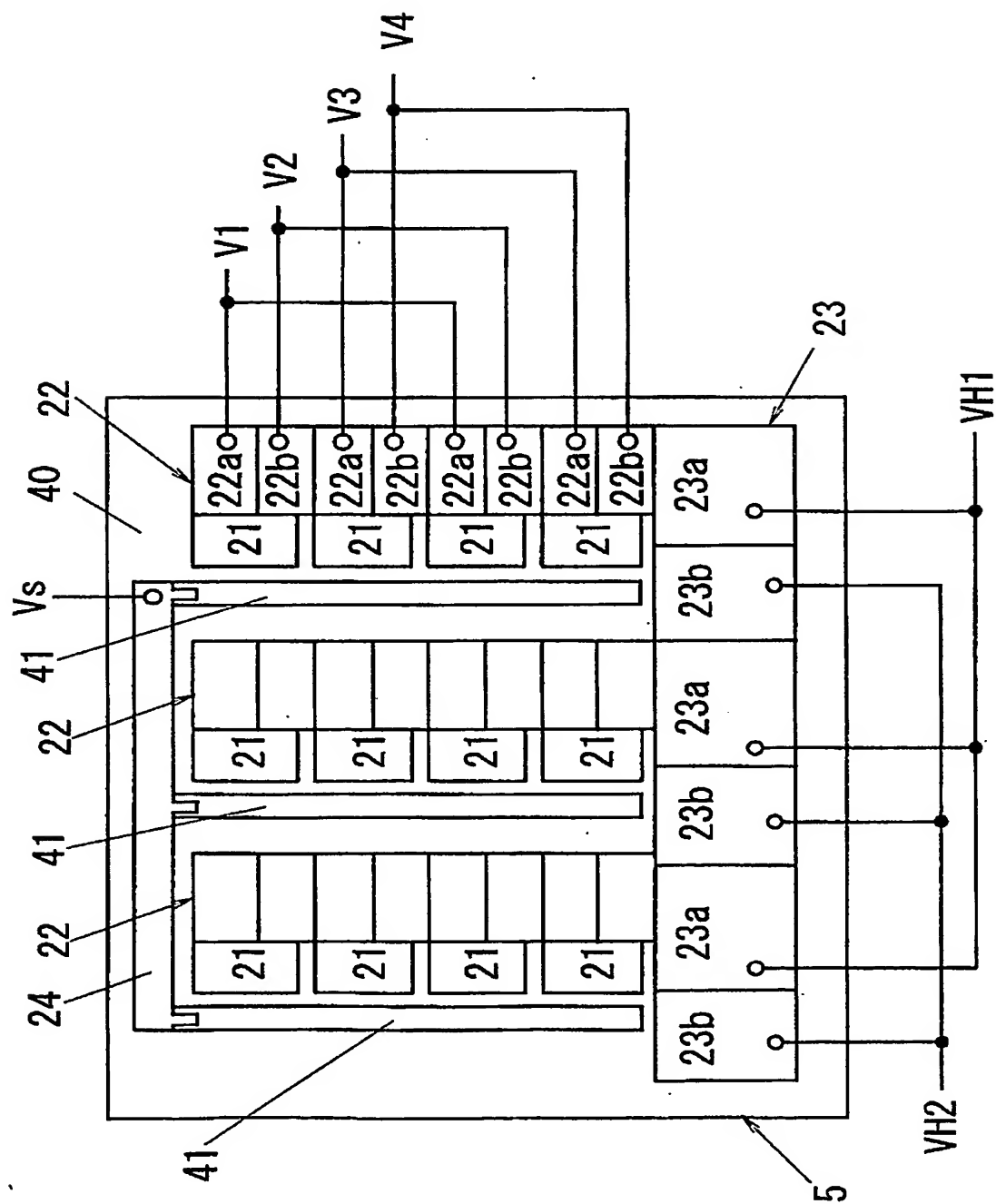
【図 9】



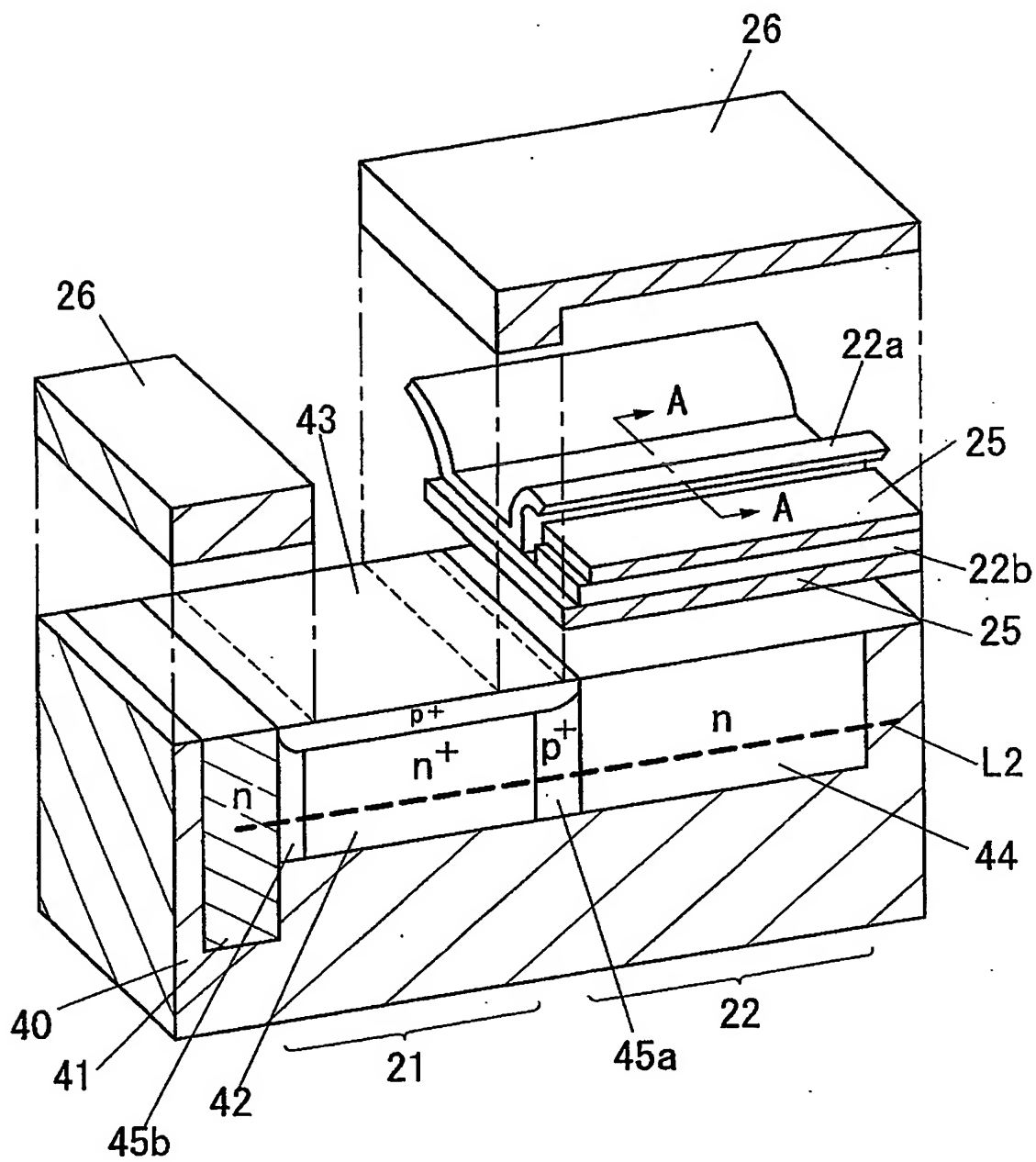
【図10】



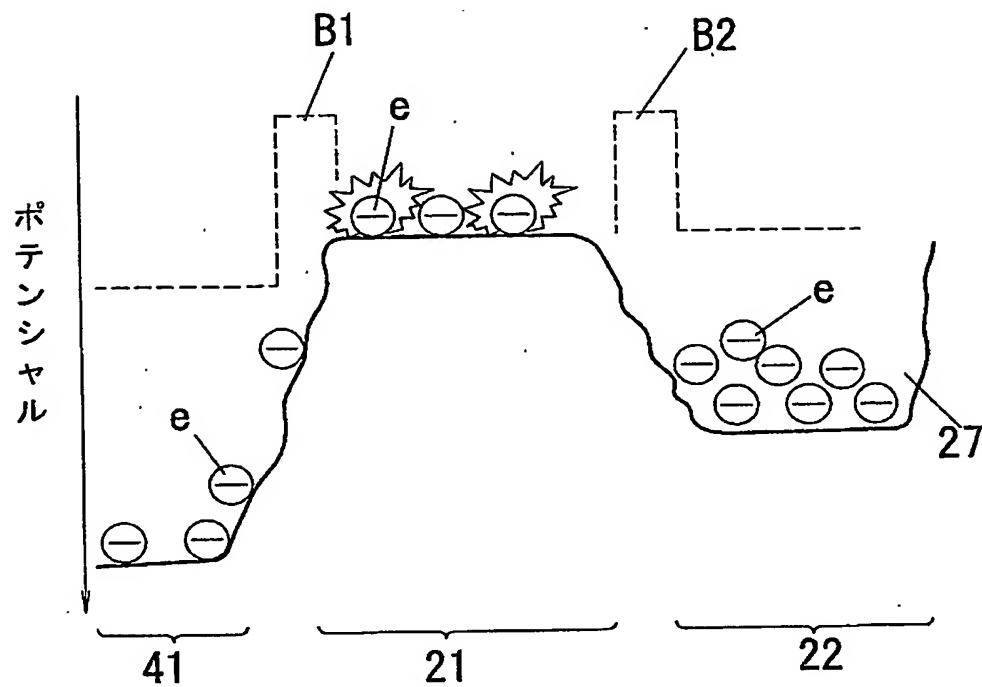
【图 1 1】



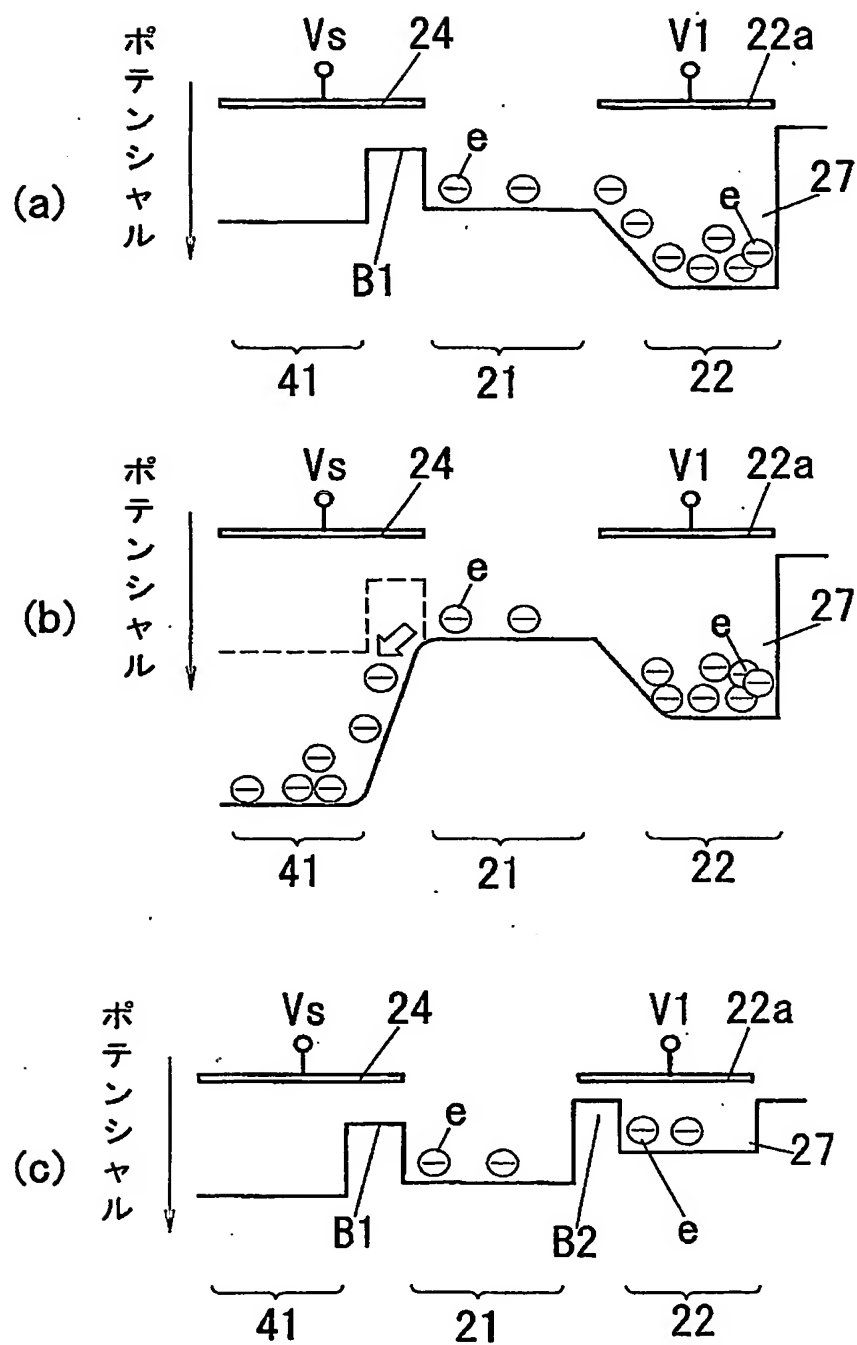
【图 1 2】



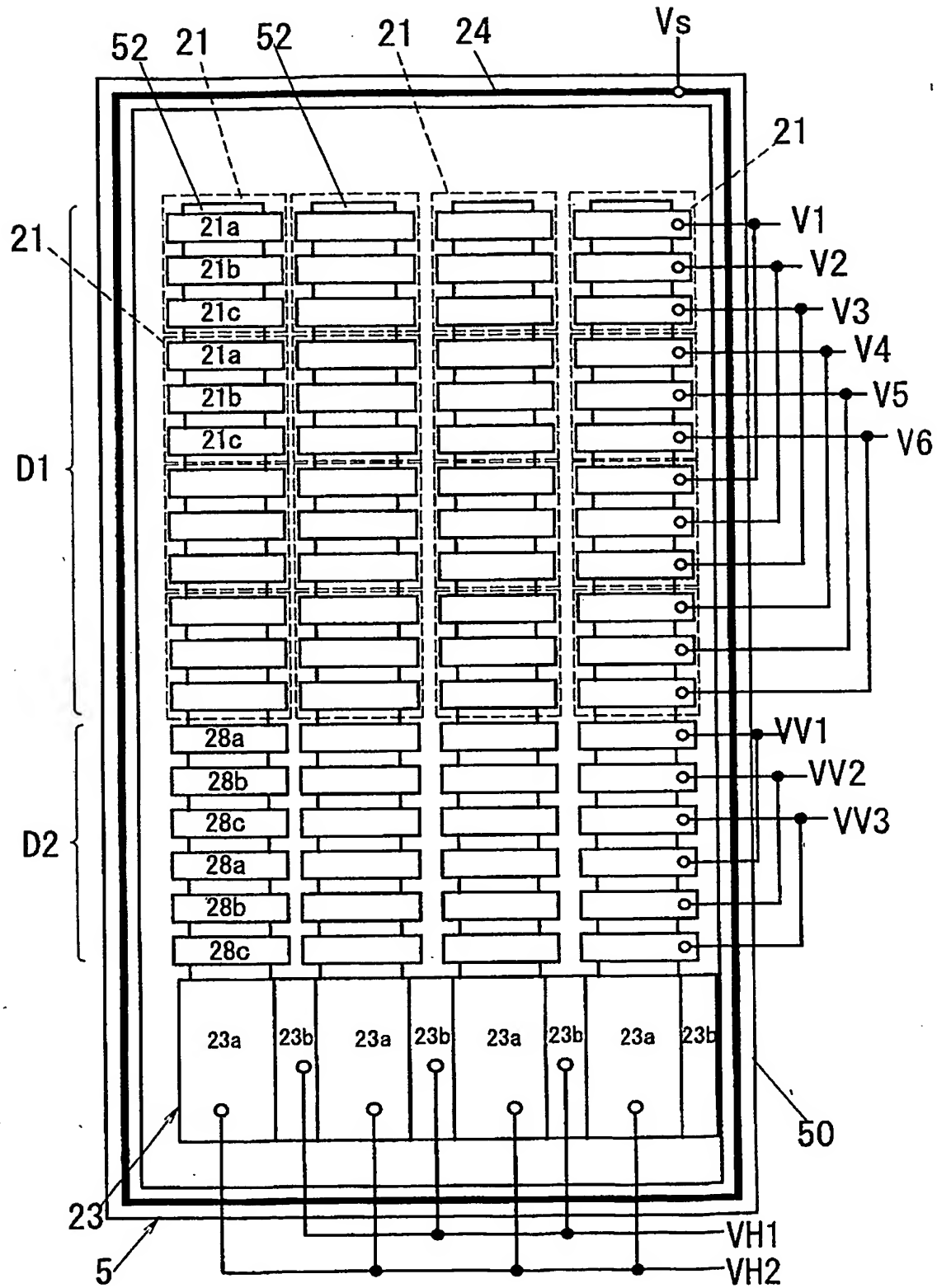
【図13】



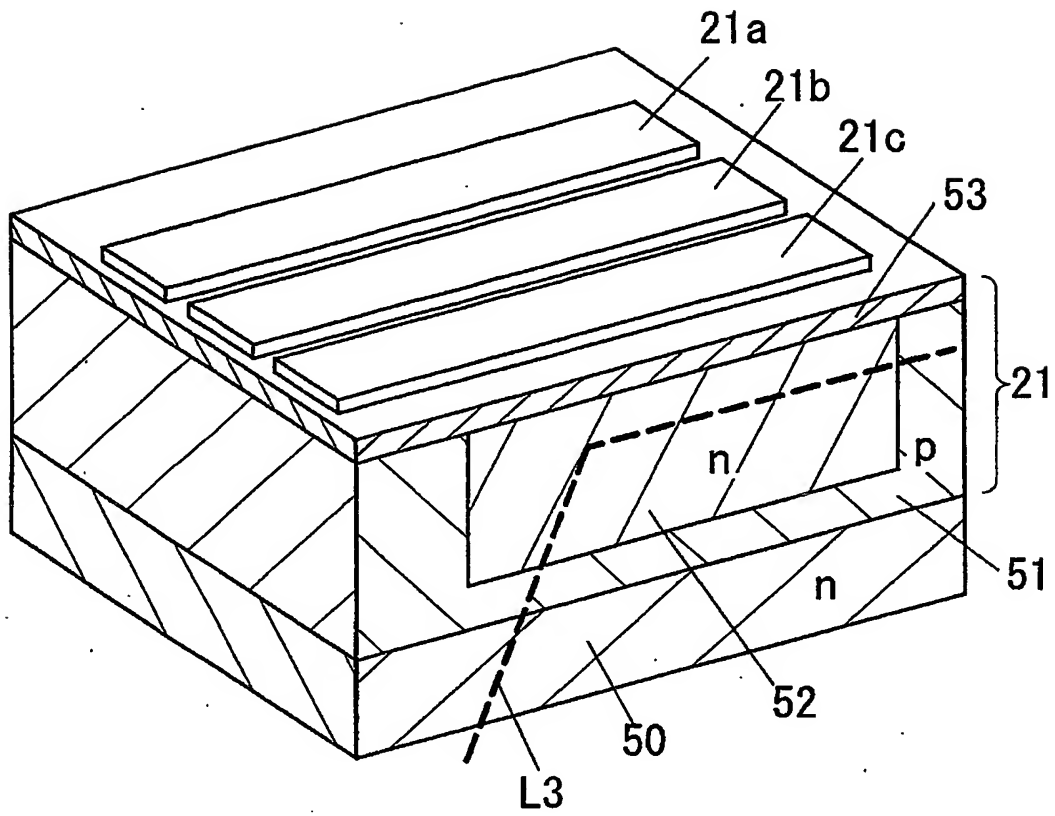
【図14】



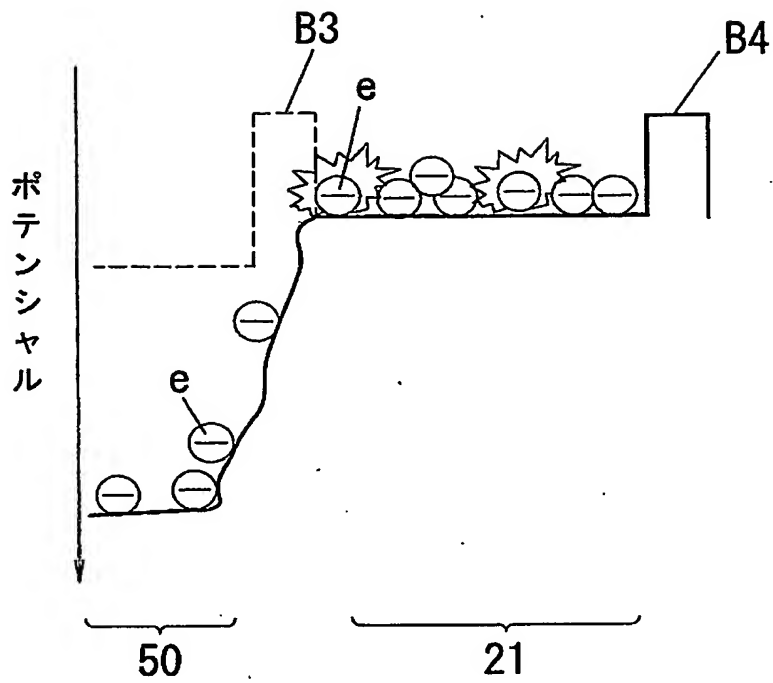
【図15】



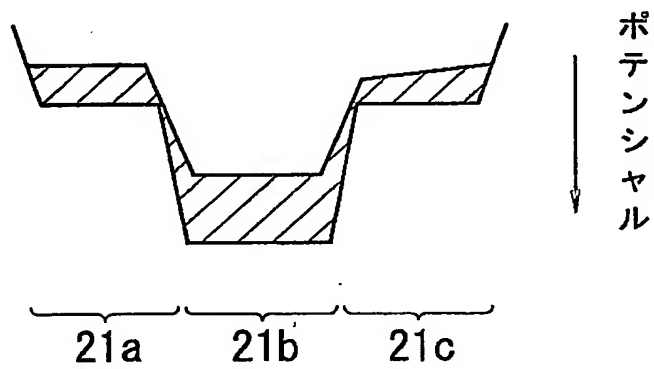
【図16】



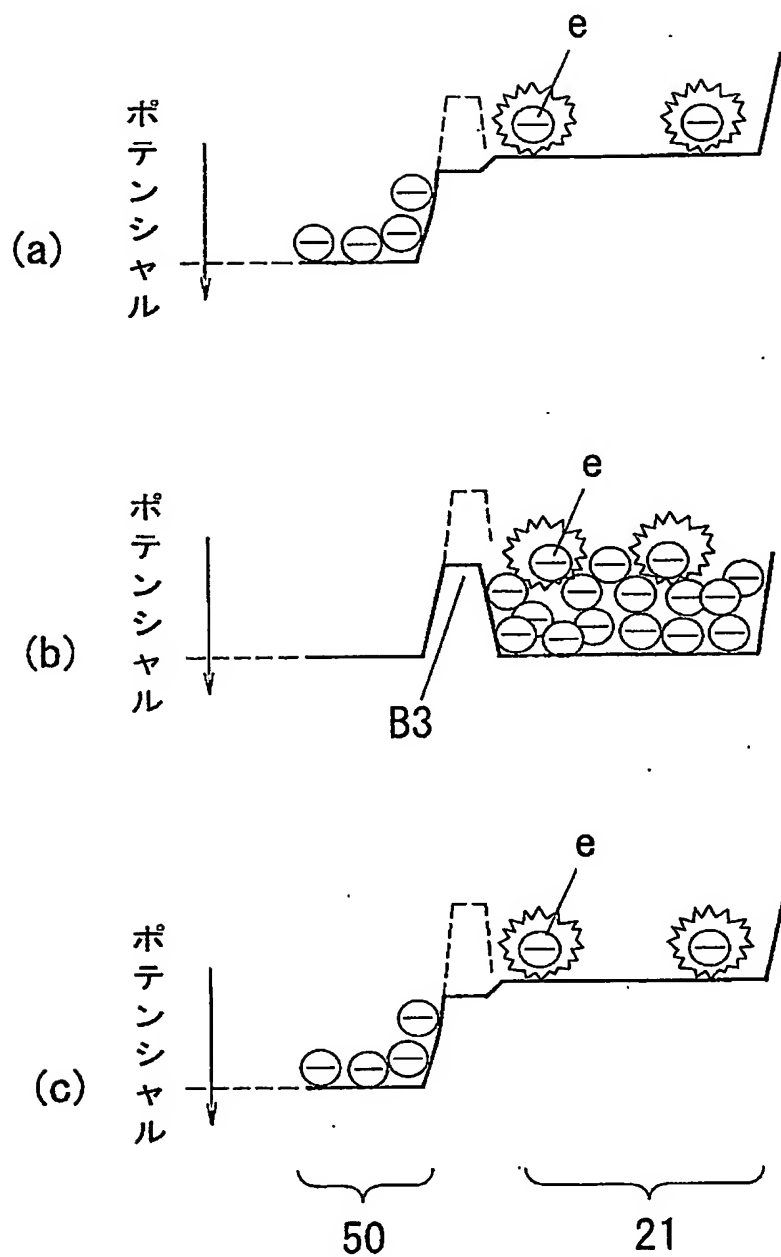
【図 17】



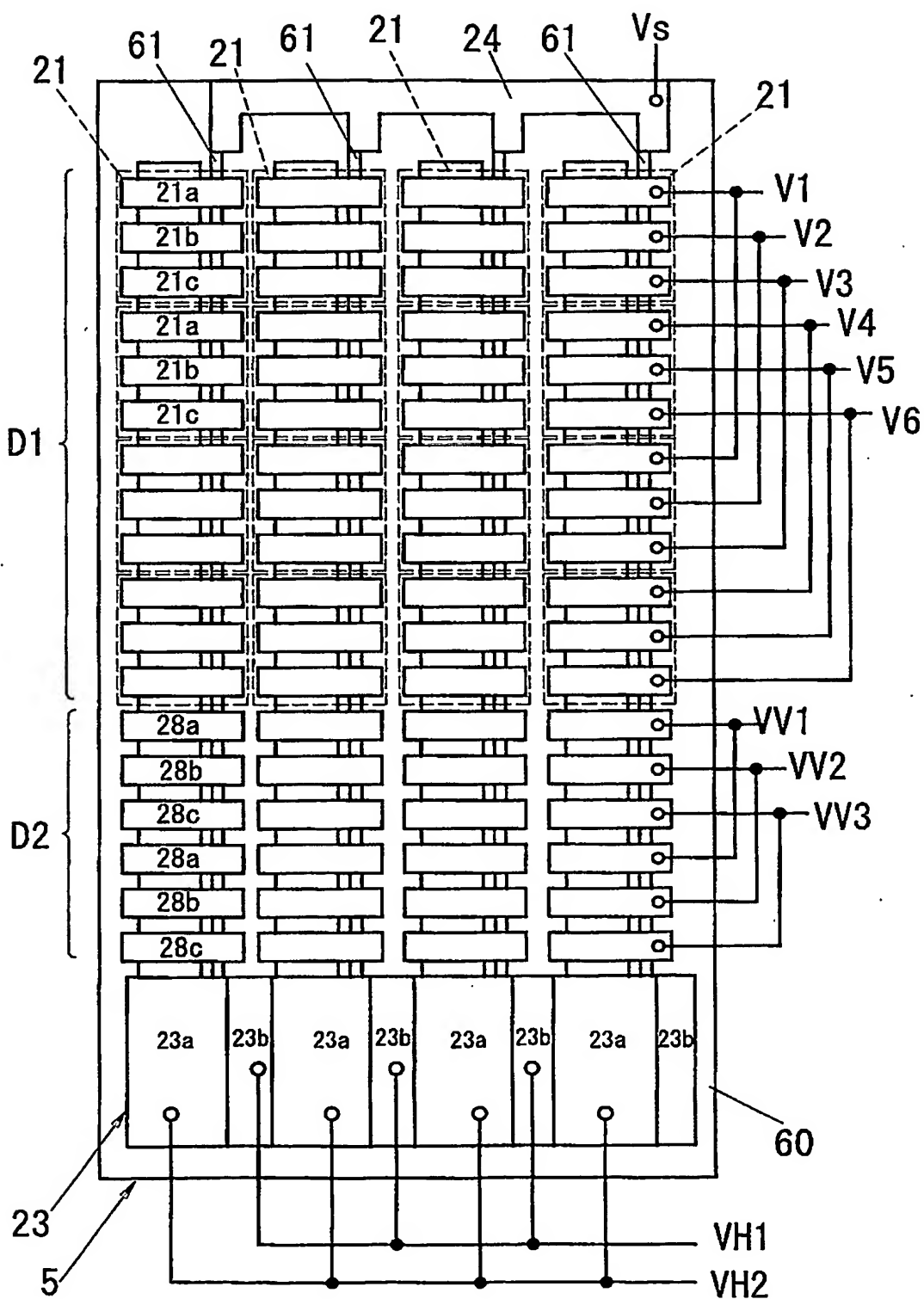
【図 18】



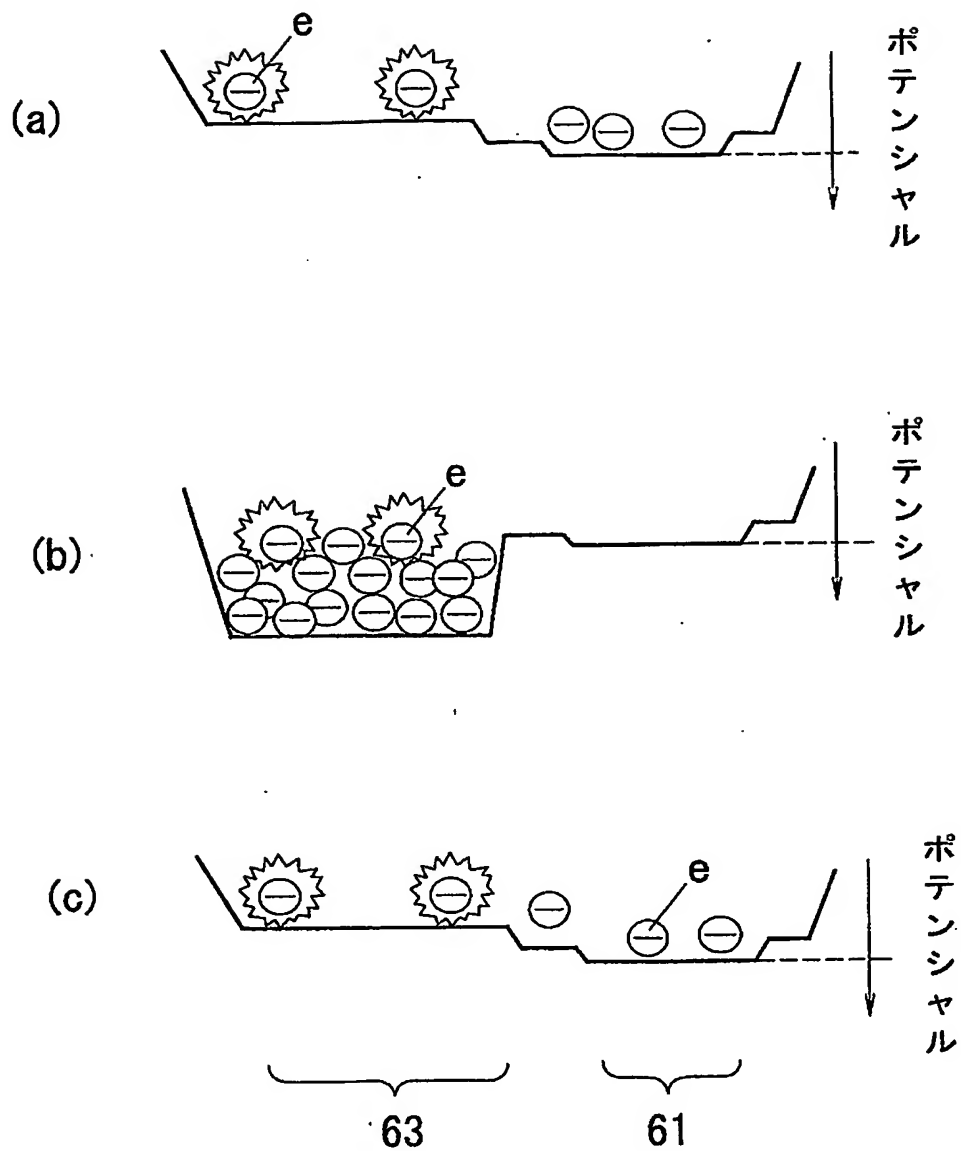
【図19】



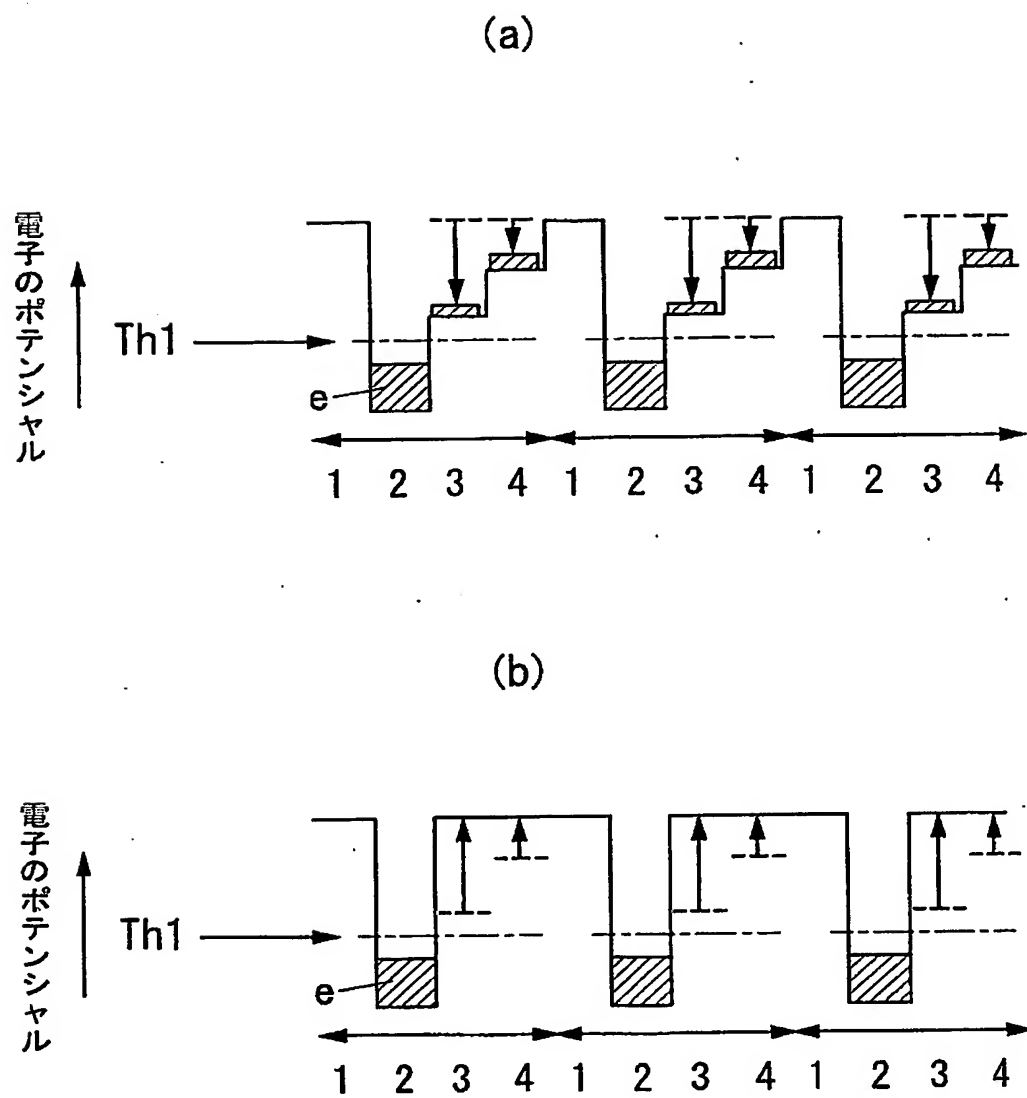
【図20】



【図 23】

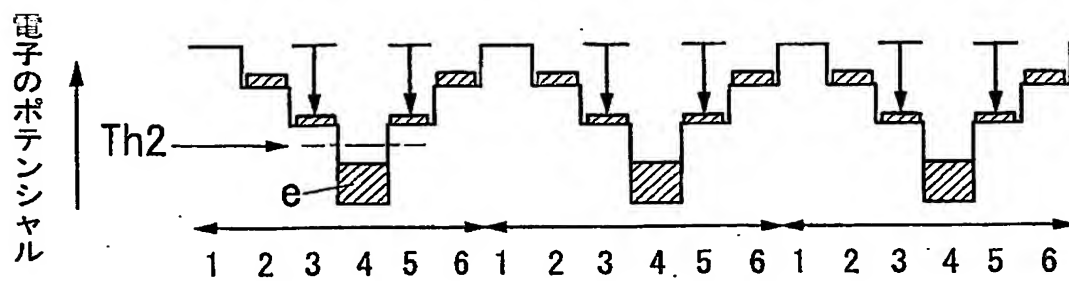


【図 24】

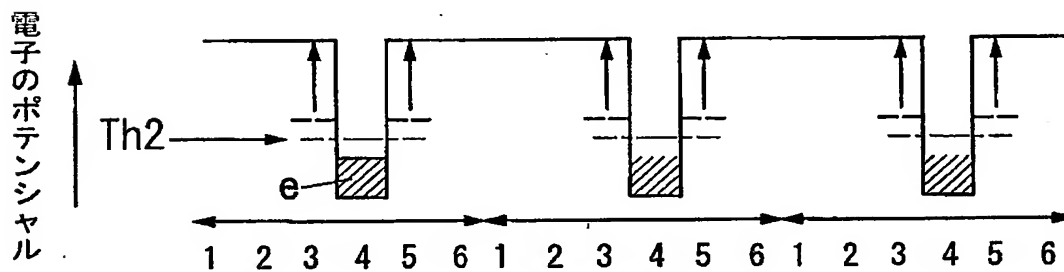


【図 25】

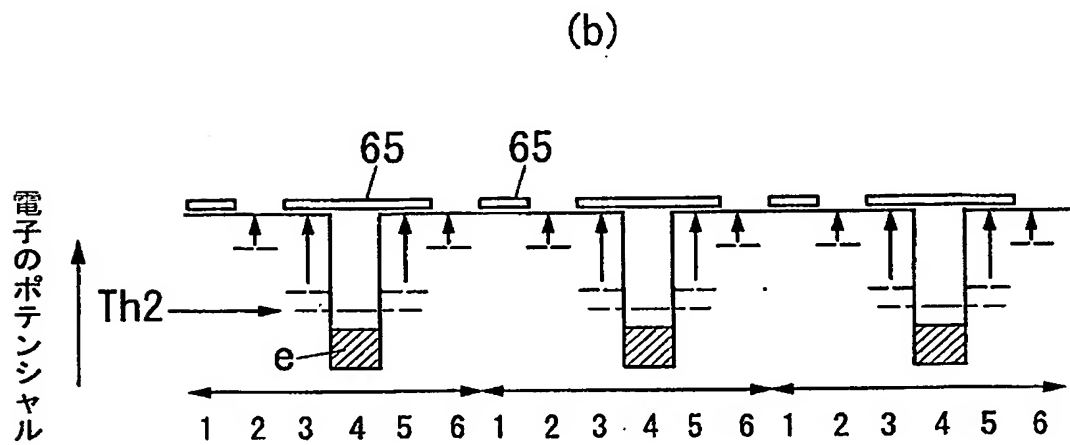
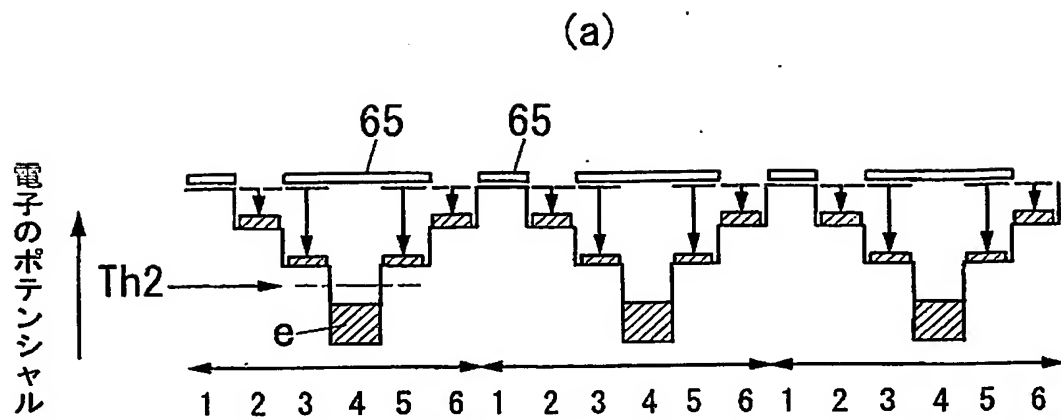
(a)



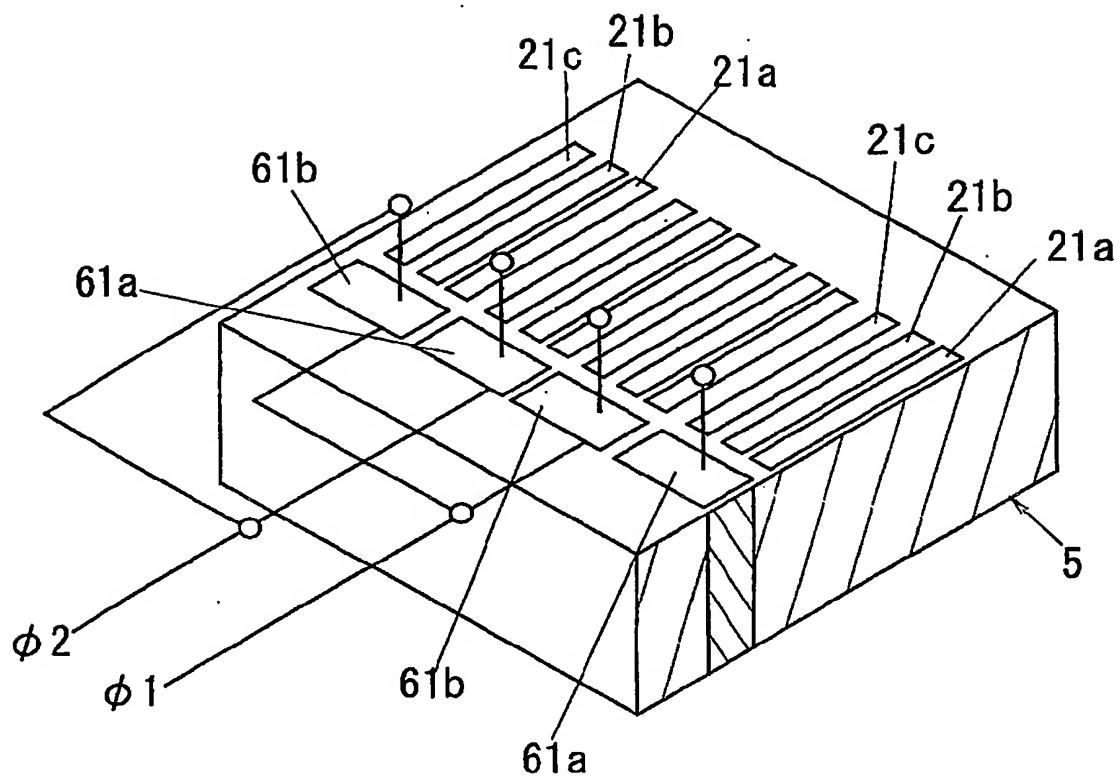
(b)



【図 26】

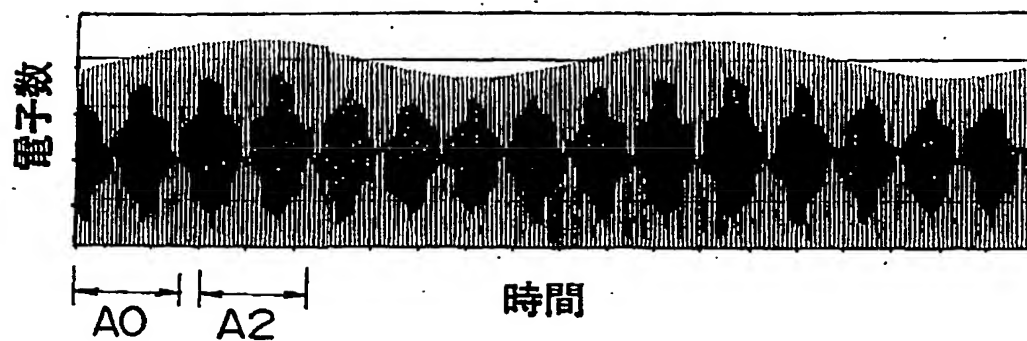


【図 27】

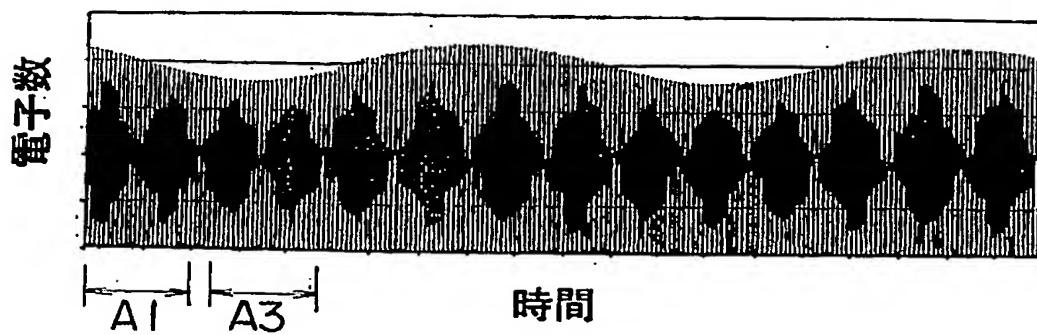


【図28】

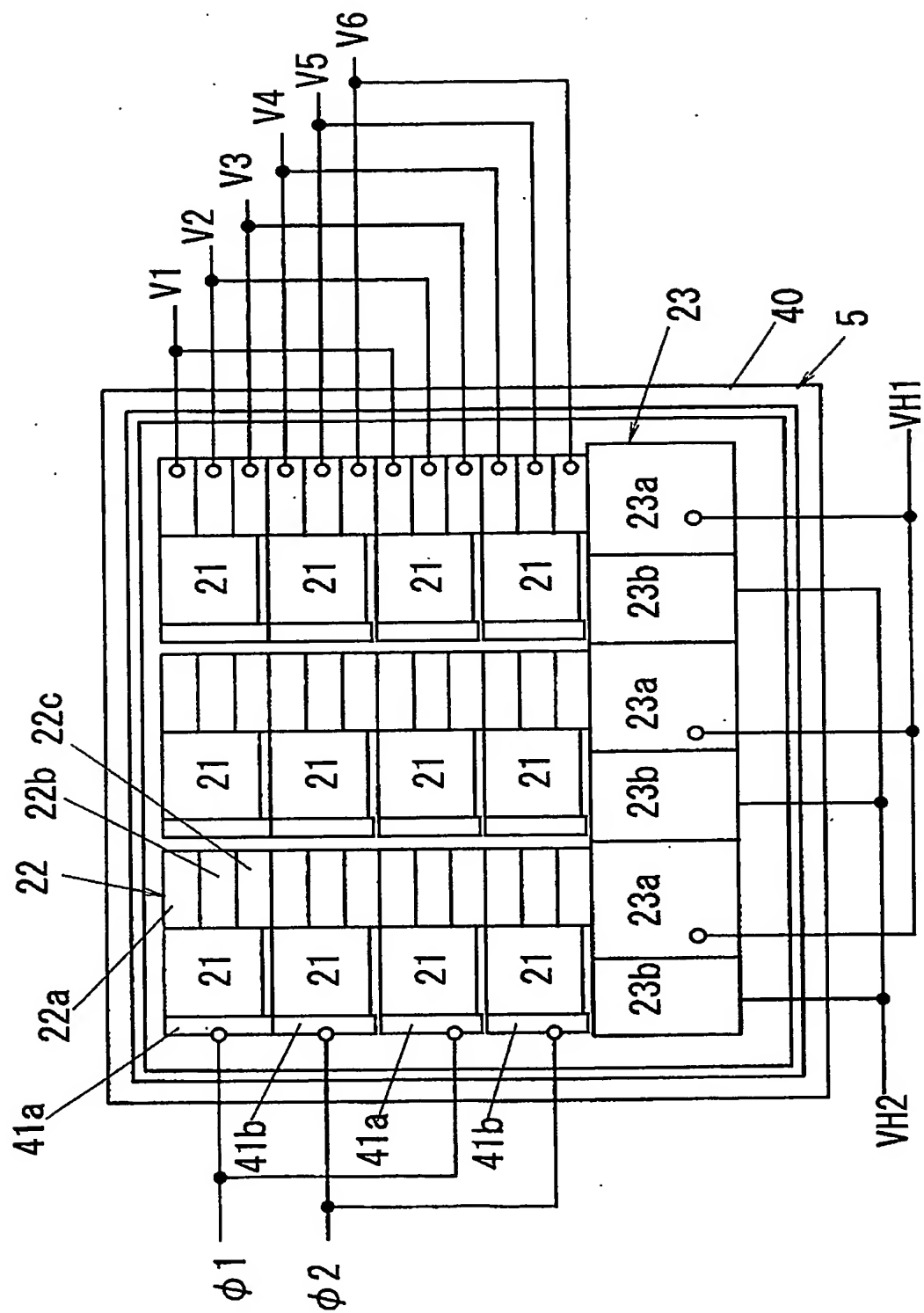
(a)



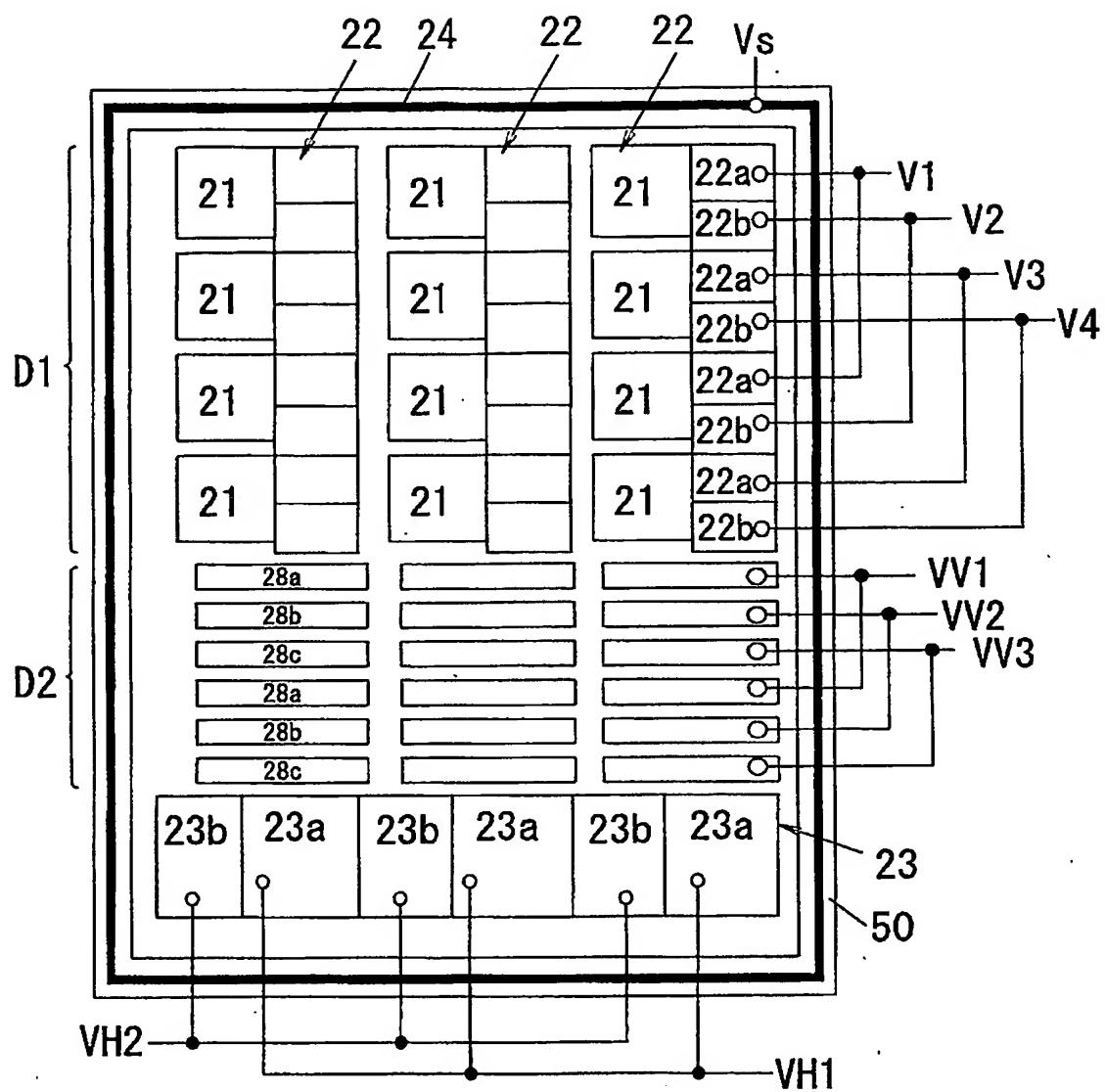
(b)



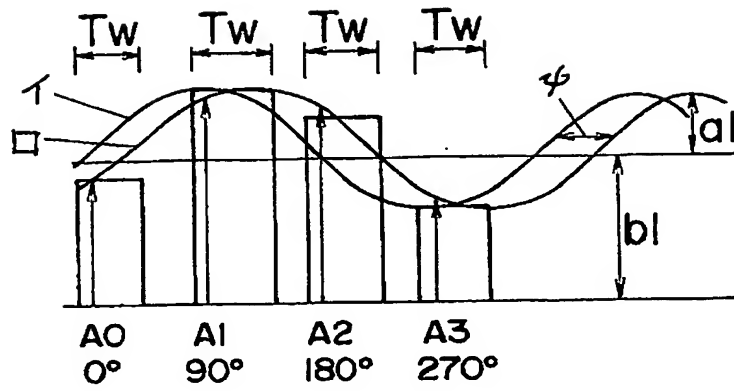
【図 29】



【図 30】



【図 31】



【書類名】 要約書

【要約】

【課題】 強度変調した光を用い発光側と受光側との位相差を求める際に受光側において高速に応答する素子を用いることなく空間に関する情報を検出する。

【解決手段】 発光源 1 は所定の発光周波数で強度変調された光を空間に放射する。イメージセンサ 5 は、前記空間からの光を受光し受光強度に対応する信号レベルの受光信号を出力する複数個の光電変換部 3 を備える。各光電変換部 3 から出力される受光信号は、周波数変換部 6 において発光周波数とは異なる周波数の局発信号と混合され、発光周波数よりも低周波であるビート信号を出力する。ビート信号は積分器 7 により積分され、積分器 7 から得られる積分値を用いて前記空間に関する情報が検出される。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2003-051926
受付番号	50300322918
書類名	特許願
担当官	第六担当上席 0095
作成日	平成15年 3月 4日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000005832

【住所又は居所】 大阪府門真市大字門真1048番地

【氏名又は名称】 松下電工株式会社

【代理人】 申請人

【識別番号】 100087767

【住所又は居所】 大阪市北区梅田1丁目12番17号 梅田第一生命ビル5階 北斗特許事務所

【氏名又は名称】 西川 恵清

【選任した代理人】

【識別番号】 100085604

【住所又は居所】 大阪市北区梅田1丁目12番17号 梅田第一生命ビル5階 北斗特許事務所

【氏名又は名称】 森 厚夫

特2003-051926

出 願 人 履 歷 情 報

識別番号 [000005832]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	大阪府門真市大字門真1048番地
氏 名	松下電工株式会社